

Integrierte Schaltungen WS 09/10

Klausur am 5.03.2010:

1. Lehrstuhl für
StraÙe des 17. Juni 130-132

Aufgabe 1: Stromgleichungen

- Zeichnen Sie den Verlauf des Drain-Source-Stromes I_{ds} in Abhängigkeit der Gate-Source-Spannung U_{gs} . Die Drain-Source-Spannung beträgt $U_{ds} = 2U_{th}$. Markieren sie in ihrem Diagramm die drei Bereiche: Sperrbereich, Triodenbereich, Sättigungsbereich.
- Wie lauten die Stromgleichungen in den beiden letzteren Bereichen?
- Berechnen Sie den Wert der Transkonduktanz gm der jeweiligen Bereiche.
- Tragen Sie Transkonduktanz gm in Abhängigkeit der Gate-Source-Spannung U_{gs} in ihr Diagramm ein.

Aufgabe 2: NMOS-Inverter

- Zeichnen sie einen NMOS-Inverter mit passiver Last.
- Zeichnen sie das Kleinsignalersatzschaltbild des NMOS-Inverter. Vernachlässigen Sie dabei die parasitären Kapazitäten zum Substrat.
- Berechnen Sie die Übertragungsfunktion $H(s) = U_{out}/U_{in}$.
- Berechnen die Pol- und Nullstelle.

Aufgabe 3: Querschnitt

- Zeichnen Sie den Querschnitt eines P-Kanal-Transistors. Markieren Sie alle Dotierungsstellen und kennzeichnen Sie alle Kontakte.
- Auf welchem Potential müssen die jeweiligen Kontakte liegen damit ein Strom fließt. (Begründen Sie!)

Aufgabe 4: Pass-Transistor-Logik

- Zeichnen die die beiden Funktionen $z_1 = (\bar{a} + b) \cdot \bar{c}$ und $z_2 = \overline{(\bar{a} + b) \cdot \bar{c}}$ in Pass-Transistor-Logik.
- Nennen Sie das generelle Problem der Pass-Transistor-Logik.
- Beschreiben zwei Möglichkeiten dieses Problem zu umgehen. (Begründen Sie!)