

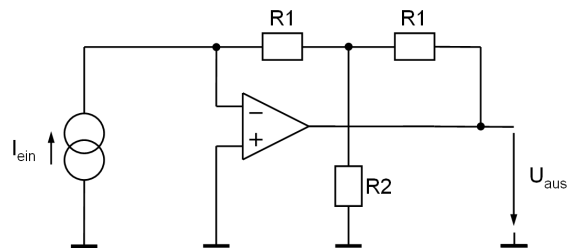
# Klausur (1) zur Vorlesung Schaltungstechnik TU Berlin, Sommersemester 2010

Name:	Matr.-Nr.:
Studiengang:	Bachelor / Master / Diplom:

**Bitte vergessen Sie nicht, alle abgegebenen Blätter mit Namen und Matr.-Nr. zu versehen.**

### Aufgabe 1:

Die nebenstehende Operationsverstärker-Schaltung wird für die Strom-Spannungswandlung von sehr kleinen Eingangsströmen (z.B. in Sensorikanwendungen) genutzt.



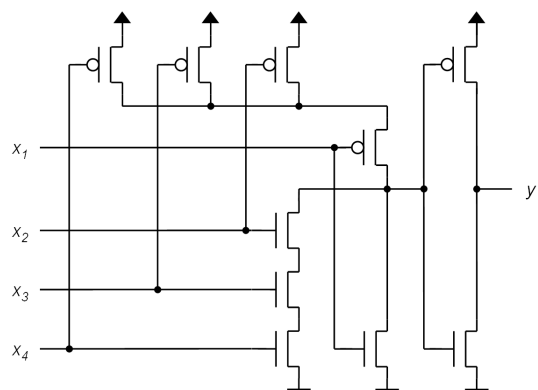
- a) Berechnen Sie  $U_{aus}$  als Funktion von  $I_{ein}$ . 6 P
- b) Ein Stromsignal mit einer Amplitude von 1 nA soll am Ausgang der Schaltung in ein Spannungssignal mit einer Amplitude von 1 V umgesetzt werden. Gegeben sei  $R_1 = 100 \text{ k}\Omega$ . Dimensionieren Sie  $R_2$ . 2 P
- c) Die Schaltung soll zur Detektion eines Stromgrenzwertes erweitert werden, indem ein weiterer als Komparator mit Hysterese beschalteter Operationsverstärker hinzugefügt wird. Die Referenzspannung  $U_{ref}$  für den Komparator soll durch eine zusätzliche Spannungsquelle realisiert werden. Zeichnen Sie die resultierende gesamte Schaltung. 4 P
- d) Der Komparator soll bei  $I_{ein} = 2.25 \text{ nA}$  und  $1.75 \text{ nA}$  Eingangsstrom sein Ausgangssignal wechseln. Der Komparator möge an seinem Ausgang die Spannungen  $U_{DD} = 5 \text{ V}$  und  $U_{SS} = -5 \text{ V}$  annehmen können. Geben Sie den Wert von  $U_{ref}$  an und dimensionieren Sie die Widerstände des Mitkopplungszweiges, die Werte sollten dabei im Bereich von  $\text{k}\Omega \dots \text{M}\Omega$  liegen. 8 P

**Summe = 20 P**

### Aufgabe 2:

Gegeben ist die angegebene Schaltung, die eine logische Verknüpfung realisiert.

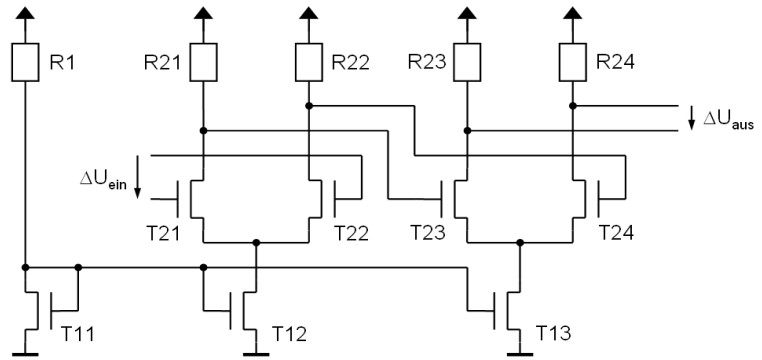
- a) Stellen Sie die Wahrheitstabelle auf. 4 P
- b) Geben Sie die realisierte logische Funktion an (durch "Hinschauen" oder aus der Wahrheitstabelle ermittelt). 4 P
- c) Setzen Sie diese Funktion mit den Standardgattern NAND, NOR, und Inverter um und skizzieren Sie die sich ergebende Schaltung. 2 P



**Summe = 10 P**

### Aufgabe 3:

Die skizzierte Schaltung zeigt einen einfachen Verstärker mit differentiellem Ein- und Ausgang. Die Betriebsspannung  $U_{DD}$  möge 3.3 V betragen, Technologie- bzw. Transistorkenngrößen sind  $L_{min} = 0.35 \mu\text{m}$ ,  $k_n = 140 \mu\text{A} / \text{V}^2$ ,  $U_{th} = 0.6 \text{ V}$ . Für alle Transistoren wird  $L = 2 L_{min} \mu\text{m}$  gewählt, alle Transistoren haben die gleiche Weite (!), für die Lastwiderstände der Verstärkerstufen gilt  $R_{21} = R_{22} = R_{23} = R_{24} = R_2 = 5 \text{ k}\Omega$ .



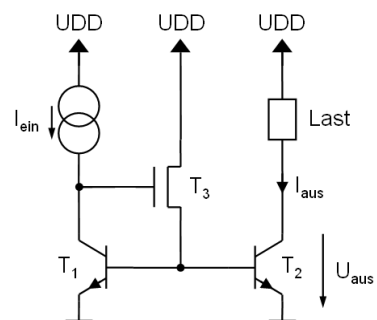
- Identifizieren und benennen Sie bekannte Teilschaltungen. 2 P
- Welche Gesamtverstärkung  $\Delta U_{aus} / \Delta U_{ein}$  hat die Schaltung (Formel) unter der Voraussetzung, dass alle Transistoren in Sättigung betrieben werden? 2 P
- Es wird nun gefordert, dass die Gesamtverstärkung der Schaltung 100 beträgt und dass die Gleichtakt-Ausgangsspannung (Common-Mode-Ausgangsspannung) 1 V unter der Betriebsspannung liegt. Berechnen Sie mit diesen Informationen die effektive Gatespannung  $U_{G,eff,2}$  (Wert) der Transistoren  $T_{21}$ ,  $T_{22}$ ,  $T_{23}$  und  $T_{24}$  sowie die Weite der Transistoren (Wert). 8 P
- Mit welcher effektiven Gatespannung werden  $T_{11}$ ,  $T_{12}$  und  $T_{13}$  betrieben (Formel Bezug nehmend auf  $U_{G,eff,2}$ )? 2 P
- Mit welcher effektiven Gatespannung werden  $T_{11}$ ,  $T_{12}$  und  $T_{13}$  betrieben (Wert)? 2 P
- Dimensionieren Sie  $R_1$  (Formel und Wert). 4 P
- Berechnen Sie den maximalen Bereich der Common-Mode-Eingangsspannung unter der Bedingung, dass alle Transistoren in Sättigung betrieben werden sollen. (Kurzbeurteilung oder Skizze zur Begründung angeben) 6 P
- Berechnen Sie die maximale Amplitude der Ausgangsspannung unter der Bedingung, dass alle Transistoren in Sättigung betrieben werden sollen. Hinweis: Bedenken Sie dabei, dass die Ausgangsspannung symmetrisch um den Wert der oben angegebenen Gleichtakt-Ausgangsspannung variiert. 6 P

**Summe = 32 P**

### Aufgabe 4:

Die skizzierte Schaltung stellt eine Stromspiegel-Variante aus Bipolar- und MOS-Transistoren dar. Die beiden Bipolar-Transistoren seien vollkommen identisch, die Abhängigkeit des Kollektorstroms von der Kollektorspannung sei vernachlässigbar und für den Ausgangstransistor möge sichergestellt sein, dass dieser im Sättigungsbereich betrieben wird.

- Geben Sie das Verhältnis von Ausgangsstrom zu Eingangsstrom an. Gibt es systematische Fehler in diesem Stromspiegel? Begründen Sie Ihre Antwort. 4 P
- Zeichnen Sie die komplementäre Schaltung zu der in der Skizze angegebenen Schaltung. Zeichnen Sie – neben Transistoren und Lastelement – auch die relevanten Größen Eingangsstrom, Ausgangsstrom und Ausgangsspannung ein. 6 P



**Summe = 10 P**

### Aufgabe 5:

Gegeben ist das unten angegebene Karnaugh-Diagramm, das den logischen Ausdruck für eine erste Ausgangsvariable  $y_1$  repräsentiert, sowie eine Wahrheitstabelle, die den logischen Ausdruck für eine zweite Ausgangsvariable  $y_2$  repräsentiert.

- Gesucht ist die Funktion  $z = y_1 \wedge \bar{y}_2$ . Geben Sie diese in möglichst einfacher Form an. 6 P
- Realisieren Sie die Funktion  $z$  ausschließlich durch Verwendung von NOR-Gattern (mit einer beliebigen Anzahl von Eingängen) und von Invertern und skizzieren Sie die Schaltung. 4 P
- Berechnen Sie die Anzahl verwendeter MOS-Transistoren in der Schaltung aus b). 2 P

$y_1$ :

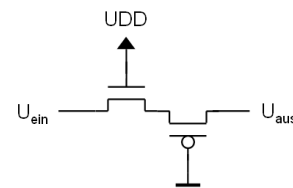
		<b>x1</b>	0	0	1	1
		<b>x2</b>	0	1	1	0
<b>x3</b>	<b>x4</b>					
0	0	1	1	1	0	
0	1	1	0	1	0	
1	1	1	1	1	0	
1	0	0	0	0	1	

<b>y2</b>	<b>x1</b>	<b>x2</b>	<b>x3</b>	<b>x4</b>
1	0	0	0	0
1	1	0	0	0
0	0	1	0	0
0	1	1	0	0
1	0	0	1	0
1	1	0	1	0
0	0	1	1	0
0	1	1	1	0
0	0	0	0	1
1	1	0	0	1
0	0	1	0	1
1	1	1	0	1
0	0	0	1	1
1	1	0	1	1
0	0	1	1	1
1	1	1	1	1

Summe = 12 P

### Aufgabe 6:

Gegeben ist die nebenstehend gezeigte Serienschaltung aus einem n-MOS- und einem p-MOS-Transistor. Technologie- und Transistorkenngrößen sind  $k_n = 80 \mu\text{A} / \text{V}^2$ ,  $k_p = 30 \mu\text{A} / \text{V}^2$ ,  $U_{th,n} = 700 \text{ mV}$ ,  $U_{th,p} = 900 \text{ mV}$ ,  $L = L_{min} = 0.5 \mu\text{m}$ ,  $W = 10 \mu\text{m}$  für beide Transistoren,  $U_{DD} = 5 \text{ V}$ . Der Spannungsabfall über beide Transistoren, d.h. die Differenz  $U_{aus} - U_{ein}$ , sei vernachlässigbar gering für alle folgende Berechnungen.



- Geben Sie den Gesamtwiderstand als Funktion von  $U_{ein}$  an (Formel). 4 P
- Bei welchem Wert von  $U_{ein}$  liegt das Minimum des Gesamtwiderstands (Formel)? 4 P
- Berechnen Sie den Wert des Gesamtwiderstands im Minimum, bei  $U_{ein} = 1.2 \text{ V}$  und bei  $U_{ein} = 3.8 \text{ V}$ , und skizzieren Sie den Verlauf des Gesamtwiderstandes als Funktion von  $U_{ein}$ . (Berechnen Sie dafür ggf. auch Werte für niedrige und hohe Werte von  $U_{ein}$ ). 8 P

Summe = 16 P