

Klausur (2) zur Vorlesung Schaltungstechnik

TU Berlin, Sommersemester 2010, 14.10.2010

Name (Nachname, Vorname):
Matr.-Nr.:
Studiengang:
BSc / MSc / Diplom:

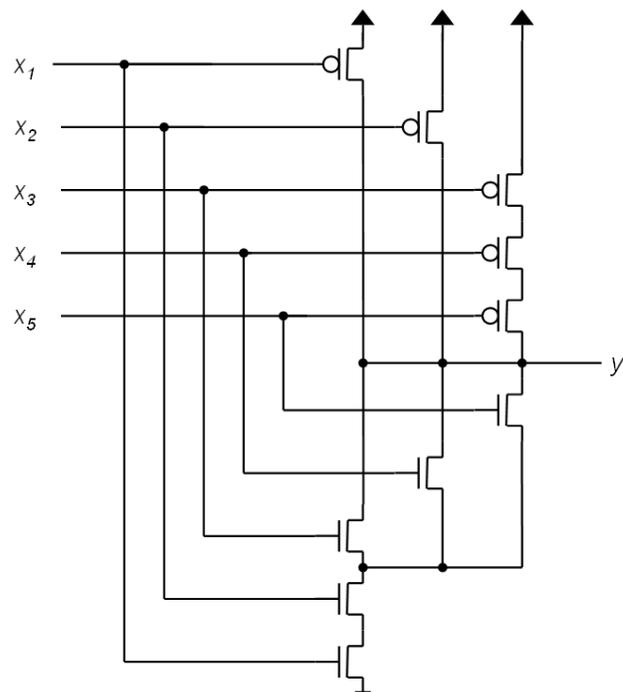
Aufgabe:	Punkte:
1	/ 10
2	/ 24
3	/ 40
4	/ 20
5	/ 14
Gesamt:	/ 108

Note:	Datum:	Unterschrift:
-------	--------	---------------

Aufgabe 1:

Gegeben ist die angegebene Schaltung, die eine logische Verknüpfung realisiert.

- b) Stellen Sie die Wahrheitstabelle auf und geben Sie die realisierte logische Funktion an (durch "Hinschauen" oder aus der Wahrheitstabelle ermittelt). 6 P
- c) Setzen Sie diese Funktion mit den Grundgattern NAND, NOR, Inverter um und skizzieren Sie die sich ergebende Schaltung. 4 P



Summe = 10 P

Aufgabe 2:

Die Vorteile eines Bipolar-Transistors gegenüber einem MOS-Transistor (höhere Stromtreibfähigkeit, höhere Steilheit, ...) und die Vorteile eines MOS-Transistors gegenüber einem Bipolar-Transistor (hoher Eingangswiderstand, kein Eingangsstrom, ...) können je nach Anwendung durch geeignete Benutzung und Verschaltung beider Bauelemente miteinander verknüpft werden.

Die unten stehende Abbildung zeigt das Beispiel einer einfachen invertierenden Verstärkerstufe bestehend aus einem n-MOS-Transistor T1, einem npn-Bipolar-Transistor T2 und einem Lastwiderstand R.

Die n-MOS-Transistorkenngrößen sind $k_n = 70 \mu\text{A} / \text{V}^2$, $U_{th,n} = 630 \text{ mV}$, $L = 1 \mu\text{m}$, $W = 10 \mu\text{m}$. Für den Bipolar-Transistor T2 können Sie von einer konstanten Stromverstärkung $\beta = 150$ und einem konstanten Basis-Emitter-Spannungsabfall von $U_{BE} = 700 \text{ mV}$ ausgehen. Die Betriebsspannung U_{DD} beträgt 3.3 V .

a) Geben Sie die minimale Eingangsspannung $U_{ein,min}$ (Wert reicht) an, die notwendig ist, damit die Schaltung von Strom durchflossen wird. 2 P

b) Geben Sie den Strom I als Funktion der Eingangsspannung U_{ein} an (Formel) unter der Bedingung, dass T1 in Sättigung betrieben wird. 6 P

Welcher Strom fließt bei $U_{ein} = U_{DD}/2$? (Wert)

Skizzieren Sie $I(U_{ein})$ in dem Intervall $[U_{ein,min}, U_{DD}/2]$ unter der Bedingung, dass T1 in Sättigung betrieben wird und den Sättigungsbereich im dem genannten Eingangsspannungsintervall nicht verlässt.

c) Dimensionieren Sie den Widerstand R so, dass $U_{aus}(U_{ein} = U_{DD}/2) = U_{DD}/2$ gilt (Formel und Wert). Runden Sie den Wert auf 1 Ohm genau. 2 P

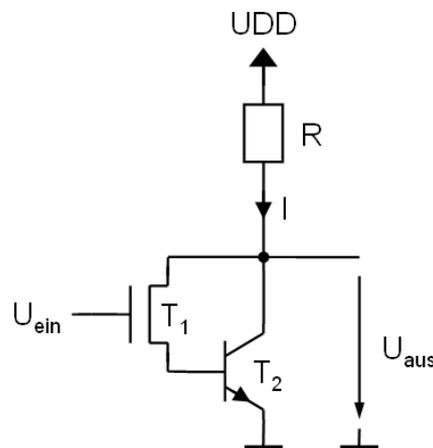
d) Welche Verstärkung (Näherungsformel und Wert) besitzt die Schaltung im Arbeitspunkt $U_{ein} = U_{DD}/2$? 6 P

e) Skizzieren Sie die zu der angegebenen Schaltung komplementäre Schaltung. 4 P

f) Nehmen Sie an, dass das zu T2 komplementäre Bauelement in der Schaltung aus e) die gleichen Eigenschaften wie T2 hat, jedoch nur eine Stromverstärkung von 100, dass das zu T1 komplementäre Bauelement eine Schwellenspannung von 780 mV und eine Transistorkonstante von $31 \mu\text{A} / \text{V}^2$ besitzt, dass jedoch der Wert des Lastwiderstandes aus c) beibehalten wird. 4 P

Wie groß muss die Weite W des MOS-Transistors unter Beibehaltung von $L = 1 \mu\text{m}$ gewählt werden, so dass auch hier $U_{aus}(U_{ein} = U_{DD}/2) = U_{DD}/2$ erreicht wird? Geben Sie den Wert auf $1 \mu\text{m}$ genau an.

Summe = 24 P

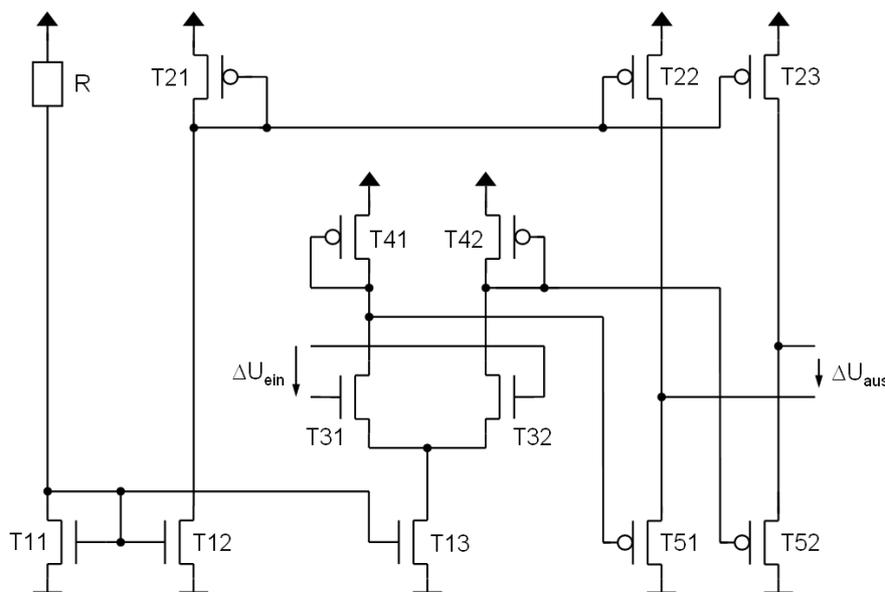


Aufgabe 3:

Die skizzierte Schaltung zeigt einen einfachen Verstärker mit differentielllem Ein- und Ausgang. Die Betriebsspannung U_{DD} beträgt 5.0 V, Technologie- bzw. Transistorkenngrößen sind $L_{min} = 0.5 \mu\text{m}$, $k_n = 80 \mu\text{A} / \text{V}^2$, $U_{th,n} = 0.65 \text{V}$. $k_p = 30 \mu\text{A} / \text{V}^2$, $U_{th,p} = 0.8 \text{V}$. Für alle Transistoren wird $L = 3 L_{min}$ gewählt, alle n-MOS-Transistoren sollen mit der gleichen effektiven Gatespannung $U_{G,eff} = 200 \text{mV}$ betrieben werden.

- Identifizieren und benennen Sie bekannte Teilschaltungen. 4 P
- Dimensionieren Sie R (Formel und Wert), so dass T_{11} von einem Strom von $32 \mu\text{A}$ durchflossen wird. 2 P
- Berechnen Sie die Weite von T_{11} (Formel und Wert). 4 P
- Dimensionieren Sie T_{12} und T_{21} (d.h., geben Sie deren Weite an), so dass auch diese Transistoren von einem Strom von $32 \mu\text{A}$ durchflossen werden und dass die effektive Gatespannung von T_{21} ebenfalls 200 mV beträgt. 4 P
- Welche Gesamtverstärkung $\Delta U_{aus} / \Delta U_{ein}$ hat die Schaltung (Formel) unter der Voraussetzung, dass alle Transistoren in Sättigung betrieben werden? 2 P
- Es wird gefordert, dass die Gesamtverstärkung der Schaltung 4 beträgt und dass die Zweigströme in der Eingangsstufe in beiden Zweigen auch jeweils $32 \mu\text{A}$ betragen. Geben Sie die Weite der Transistoren T_{13} , T_{31} , T_{32} , T_{41} und T_{42} an. Mit welcher effektiven Gatespannung werden T_{41} und T_{42} betrieben? 8 P
- Geben Sie den maximalen Bereich der Common-Mode-Eingangsspannung unter der Bedingung an, dass alle Transistoren der Eingangsstufe in Sättigung betrieben werden sollen. (Kurzbeurteilung oder Skizze zur Begründung angeben) 6 P
- Die Zweigströme der Ausgangsstufe sollen $160 \mu\text{A}$ betragen, ferner sollen alle Transistoren der Ausgangsstufe mit einer effektiven Gatespannung von 200 mV betrieben werden. Dimensionieren Sie T_{22} , T_{23} , T_{51} und T_{52} . 2 P
- Geben Sie die Common-Mode-Ausgangsspannung der Ausgangsstufe an. 4 P
- Welchen Ausgangswiderstand hat (jeder Zweig) der Ausgangsstufe (Formel und Wert)? 4 P

Summe = 40 P



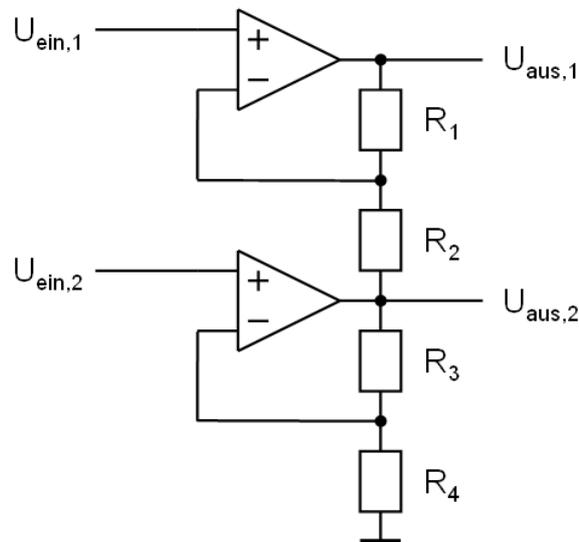
Aufgabe 4

Gegeben ist die unten angegebene Schaltung aus Operationsverstärkern und Widerständen.

- Geben Sie die Ausgangsspannungen $U_{aus,1}$ und $U_{aus,2}$ in allgemeiner Form als Funktion der Eingangsspannungen $U_{ein,1}$ und $U_{ein,2}$ und der Widerstände R_1, R_2, R_3 und R_4 an. 6 P
- Es wird $R_1 = 10 \text{ k}\Omega$ vorgegeben. Dimensionieren Sie die anderen Widerstände so, dass $U_{aus,1} = 2 (U_{ein,1} - U_{ein,2})$ erhalten wird. 2 P
- Geben Sie eine andere Operationsverstärkerschaltung an - es gibt mehrere Möglichkeiten - , die die Funktion $U_{aus} = 2 (U_{ein,1} - U_{ein,2})$ realisiert. 4 P
- In der Schaltung aus d) wird nun ein weiterer $10 \text{ k}\Omega$ -Widerstand zwischen den Ausgängen der beiden Operationsverstärker hinzugefügt. Welchen Effekt hat dieses auf $U_{aus,1}$ und $U_{aus,2}$ (Begründung)? 4 P
- Geben Sie eine Schaltung aus Operationsverstärkern und Widerständen mit vier Eingängen und einem Ausgang an – auch hier gibt es mehrere Möglichkeiten - , die die Funktion $U_{aus} = (U_{ein,1} - 2U_{ein,2} + 4U_{ein,3} - 8U_{ein,4})$ realisiert. Geben Sie sinnvolle Werte der Widerstände im Bereich von $1 \text{ k}\Omega \dots 1 \text{ M}\Omega$ an. 4 P

Hinweis: In allen Fällen kann von idealen Operationsverstärkern ausgegangen werden,

Summe = 20 P



Aufgabe 5

Gegeben ist das unten angegebenen Karnaugh-Diagramm, das den logischen Ausdruck für eine erste Ausgangsvariable y_1 repräsentiert, sowie eine Wahrheitstabelle, die den logischen Ausdruck für eine zweite Ausgangsvariable y_2 repräsentiert.

- Gesucht ist die Funktion $z = \bar{y}_1 \vee y_2$. Geben Sie diese in möglichst einfacher Form an. 8 P
- Realisieren Sie die Funktion z ausschließlich durch Verwendung von NAND-Gattern (mit einer beliebigen Anzahl von Eingängen) und von Invertern und skizzieren Sie die Schaltung. 4 P
- Berechnen Sie die Anzahl verwendeter MOS-Transistoren in der Schaltung aus b). 2 P

y_1 :

		x1	0	0	1	1
		x2	0	1	1	0
x3	x4					
0	0					
0	1					
1	1					
1	0					
0	0					

y2	x1	x2	x3	x4
0	0	0	0	0
1	1	0	0	0
0	0	1	0	0
1	1	1	0	0
0	0	0	1	0
0	1	0	1	0
1	0	1	1	0
1	1	1	1	0
0	0	0	0	1
1	1	0	0	1
1	0	1	0	1
1	1	1	0	1
1	0	0	1	1
0	1	0	1	1
1	0	1	1	1
1	1	1	1	1

Summe = 14 P