

Aufgabe 1:

Gegeben ist die in der Abbildung unten gezeigte angegebene Schaltung, die eine logische Verknüpfung realisiert.

- a) Vervollständigen Sie die unten angelegte Wahrheitstabelle. 6
 b) Ermitteln Sie den logischen Ausdruck, den diese Schaltung realisiert. 4

Hinweis / Bemerkung:

Jede mögliche Kombination der Eingangsvariablen führt zu definierten Ausgangszuständen.

Empfehlung:

Die Ableitung des logischen Ausdrucks y direkt aus der Schaltung ist eher einfacher, als diesen aus der Wahrheitstabelle zu extrahieren.

- c) Setzen Sie diese Funktion mit den Grundgattern NAND, NOR, Inverter um und skizzieren Sie die sich ergebende Schaltung. 8

Summe: 18

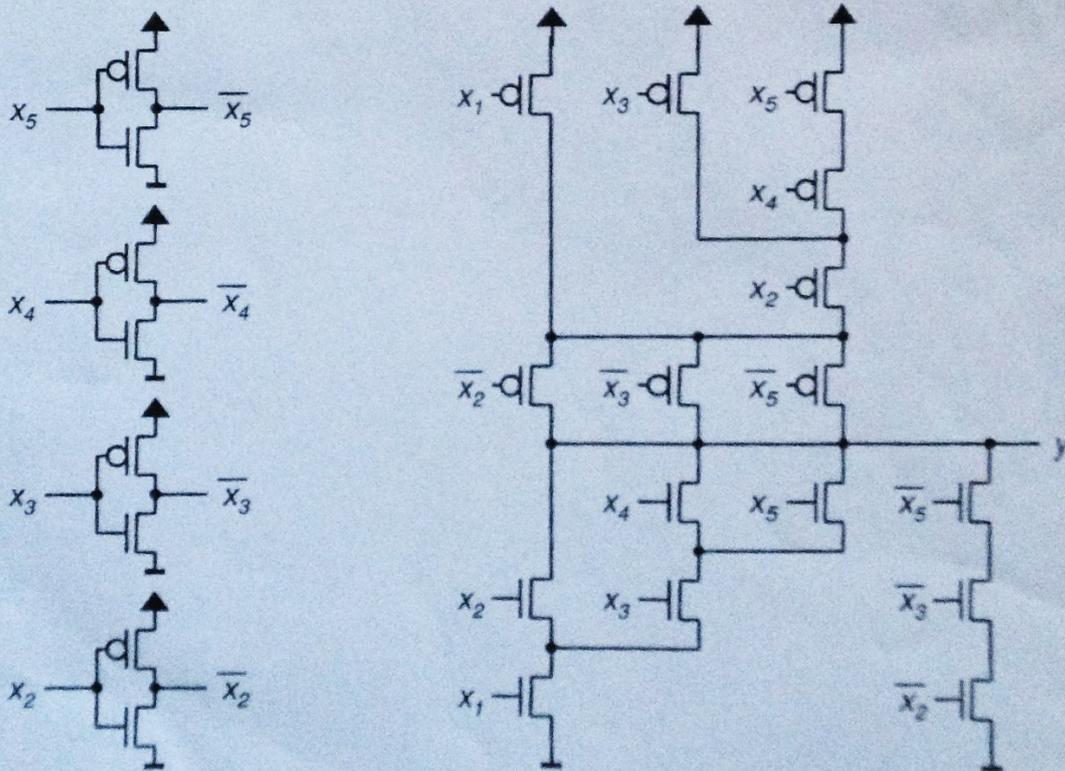


Abbildung zu Aufgabe 1

Aufgabe 2:

Die unten stehende Abbildung zeigt einen einfachen Operationsverstärker. Die Betriebsspannung U_{DD} beträgt 3.3 V. Technologie- bzw. Transistorkenngrößen sind $L_{min} = 0.35 \mu\text{m}$, $k_n = 140 \mu\text{A} / \text{V}^2$, $U_{m,n} = 0.65 \text{V}$, $k_p = 56 \mu\text{A} / \text{V}^2$, $U_{m,p} = 0.7 \text{V}$, $\lambda_n = \lambda_p = 0.2 / \text{V}$. Alle Transistoren haben eine Kanallänge $L = 0.6 \mu\text{m}$. Der Substrateffekt wird bei dieser Aufgabe vernachlässigt.

Verwenden Sie bei Ihren Berechnungen in den Aufgabenteilen a) – i) Näherungsformeln, bei denen Sie den über den Parameter λ modellierten Kanallängenmodulationseffekt vernachlässigen.

- Identifizieren und benennen Sie die Ihnen bekannten Teilschaltungen. 4
- Welches ist der invertierende, welches der nicht-invertierende Eingang (kurze Begründung angeben oder skizzieren). 2
- Die effektive Gatespannung des Transistors T21 beträgt 250 mV. Berechnen Sie die effektive Gatespannung der Transistoren T11 und T12 (Formel und Wert) unter der Annahme, dass T11 und T12 gleich dimensioniert sind. 3
- Die Transistoren T21, T11 und T12 werden von einem Strom von $70 \mu\text{A}$ durchflossen. Berechnen Sie die Weiten dieser drei Transistoren. 4
- Dimensionieren Sie die Weiten von T22, T31 und T32, so dass der Strom durch jeden Zweig der Eingangsstufe $70 \mu\text{A}$ beträgt. Die Transistoren T31 und T32 sollen eine halb so große effektive Gatespannung wie T22 haben. 4
- Dimensionieren Sie ebenso die Weiten von T41 und T42 so, dass deren effektive Gatespannung 250 mV beträgt. 4
- Geben Sie die Weite von T23 an, so dass dieser Transistor von einem Strom von $210 \mu\text{A}$ durchflossen wird. Dimensionieren Sie auch T51, so dass dieser Transistor eine effektive Gatespannung von 250 mV hat. 2
- Bestimmen Sie den maximalen Bereich der Ausgangsspannung unter der Bedingung, dass alle Transistoren der Eingangsstufe und der Ausgangsstufe im Sättigungsbereich betrieben werden. 8
Geben Sie dazu jeweils eine kurze Skizze (oder Erklärung) und die entsprechenden Spannungswerte an.
- Berechnen Sie die Gesamtleistung, die die Schaltung konsumiert unter der Bedingung, dass alle Transistoren in Sättigung betrieben werden. 3
- Geben Sie die Gesamtverstärkung der Schaltung an (Näherungsformel(n) und Wert). 10

Summe: 40

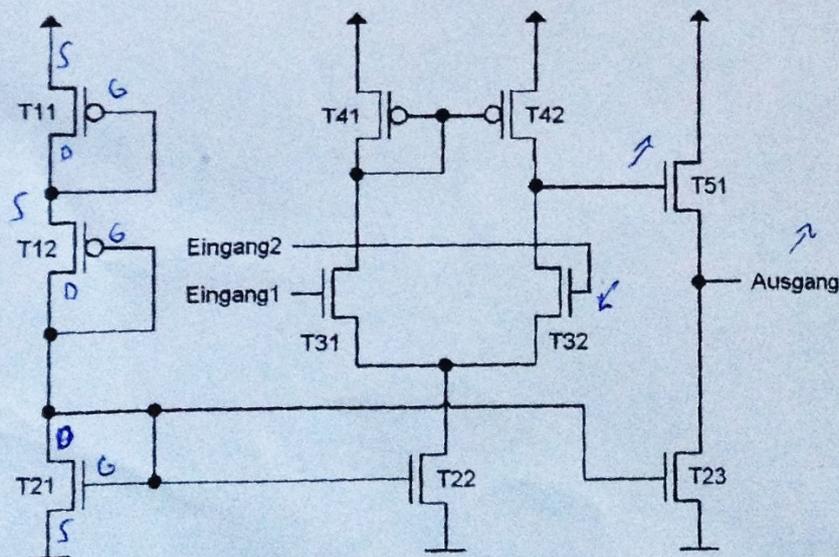


Abbildung zu Aufgabe 2

Aufgabe 3:

Gegeben ist die unten skizzierte Schaltung, die eine spannungsgesteuerte Stromquelle darstellt. Die hier relevanten Technologie- bzw. Transistorkenngrößen des MOS-Transistors T1 sind $W = L = 4 \mu\text{m}$, $k_n = 80 \mu\text{A} / \text{V}^2$, $U_{th} = 700 \text{ mV}$, die Stromverstärkung der Bipolartransistoren T2 und T3 beträgt $\beta = 80$. Gehen Sie für die beiden Bipolartransistoren ferner von einer näherungsweise konstanten Basis-Emitter-Spannung von 650 mV aus, sofern diese stromdurchflossen sind. Ferner sind gegeben $I_0 = 100 \mu\text{A}$ und $U_{aus} = 2.5 \text{ V}$.

- Bestimmen Sie die Drainspannung von T1 für $U_{ein} = 0$ (Formel und Wert). 3
- Berechnen und skizzieren Sie I_{aus} als Funktion von U_{ein} für $U_{ein} = 0 \text{ V} \dots 2 \text{ V}$. Tragen Sie in die Skizze quantitative Werte ein. 8
- Bestimmen Sie (näherungsweise) den Wert $U_{ein,0}$ der Eingangsspannung U_{ein} , für den I_{aus} (näherungsweise) gleich 0 wird, d.h. $I_{aus}(U_{ein,0}) \approx 0$ gilt. 7

Hinweise:

- Wenn diese Bedingung erreicht wird, arbeitet T1 im Triodengebiet, in welchem der Drainstrom eine nicht vernachlässigbare Abhängigkeit sowohl von Gate- als auch von Drainspannung hat.
- Beachten Sie ferner, dass der maximal erreichbare Drainstrom von T1 in dieser Schaltung durch die Stromquelle (I_0) begrenzt ist.

Summe: 18

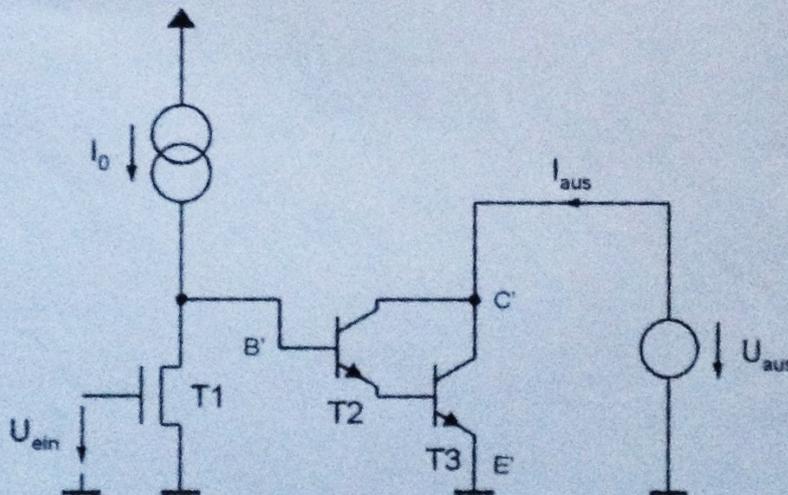


Abbildung zu Aufgabe 3

Aufgabe 4:

Gegeben ist die unten skizzierte Logik-Schaltung.

- a) Geben Sie die logischen Ausdrücke für y und für z als Funktion der Eingangsvariablen a , b , c und d an, die mit dieser Schaltung realisiert werden. Geben Sie dazu zunächst auch die logischen Ausdrücke für die beiden inneren Knoten e und f an. Verwenden Sie in der Darstellung der geforderten Ausdrücke nur UND- und ODER-Operatoren! 6
- b) Geben Sie für y ein KV-Diagramm an. 6
- c) Entwerfen Sie eine Schaltung ausschließlich aus Invertern und NAND-Gattern, die die logischen Ausdrücke für y und z aus Aufgabenteil a) realisiert. Berechnen Sie ggf. zunächst die entsprechenden Ausdrücke und Zwischenschritte mit Hilfe der DeMorgan'schen Gesetze und skizzieren Sie die resultierende Gesamtschaltung auf Gatterebene. 10
- Hinweise:*
- Sie können, müssen aber nicht unbedingt das Ergebnis aus b) zur Hilfe nehmen.
 - Es gibt mehrere Lösungen und die resultierende Schaltung muss nicht maximal optimiert sein.
- d) Nehmen Sie an, die in c) realisierte Schaltung wird mit Hilfe von Standard-CMOS-Logik umgesetzt. Geben Sie die Anzahl der Transistoren an, die Ihre Schaltung benötigt. 2

Summe: 24

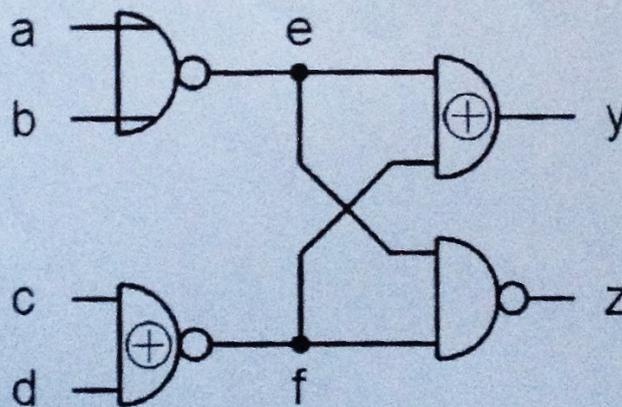


Abbildung zu Aufgabe 4

Aufgabe 5

Gegeben ist die in der unten stehenden Abbildung skizzierte Schaltung aus zwei Operationsverstärkern und den für die Einstellung der Funktionsweise benötigten Widerständen $R_1 \dots R_5$. Die positive Betriebsspannung der Operationsverstärker UDD beträgt 5V, die negative Betriebsspannung USS beträgt -5V. Der Aussteuerungsbereich der Operationsverstärker wird durch die Betriebsspannungen begrenzt. Die angelegten Eingangsspannungen U_1 , U_2 und U_3 können Werte im Bereich $[USS; UDD]$ annehmen.

- a) Berechnen Sie die Spannung (Formeln) am nicht-invertierenden Eingang von OP_1 als Funktion von U_2 für $U_3 > U_{ref}$. Geben Sie dann auch die Spannung am nicht-invertierenden Eingang von OP_1 als Funktion von U_2 für $U_3 < U_{ref}$. 4
- b) Wählen Sie nun $R_3 = R_5 = 2 R_2$ und berechnen Sie U_{aus} (Formeln) als Funktion von U_1 , U_2 , U_3 , R_1 , und R_4 für beide Fälle $U_3 > U_{ref}$ und $U_3 < U_{ref}$. 6
- c) Wählen Sie nun $R_3 = R_5 = 2 R_2 = 2 R_4 = 20 \text{ k}\Omega$ und dimensionieren Sie R_1 , so dass U_{aus} eine lineare Funktion von $\Delta U_{21} = U_2 - U_1$ wird. 2
- d) Skizzieren Sie unter der Bedingung $R_1 = R_2 = R_4 = 5 \text{ k}\Omega$ und $R_3 = R_5 = 10 \text{ k}\Omega$, $U_{ref} = 1.5 \text{ V}$, 8
 (1a) U_{aus} als Funktion von $\Delta U_{21} = U_2 - U_1$ für $U_3 = 2.2 \text{ V}$,
 (1b) U_{aus} als Funktion von $\Delta U_{21} = U_2 - U_1$ für $U_3 = -0.7 \text{ V}$,
 (2a) U_{aus} als Funktion von U_3 für $\Delta U_{21} = U_2 - U_1 = 1 \text{ V}$,
 (2b) U_{aus} als Funktion von U_3 für $\Delta U_{21} = U_2 - U_1 = -1 \text{ V}$.

Hinweis / Bemerkung:

Vorlagen für die Diagramme befinden sich auf den nächsten Seiten. Tragen Sie quantitativen Daten in die Diagramme ein.

Summe: 20

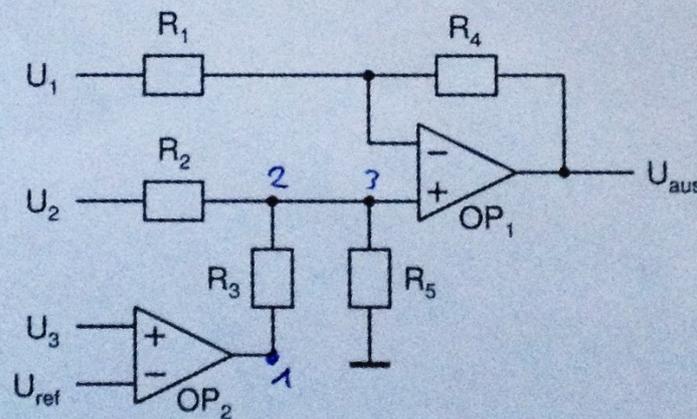


Abbildung zu Aufgabe 3