

# Klausur zur Vorlesung Schaltungstechnik

TU Berlin, Sommersemester 2013, 11.10.2013

Bearbeitungszeit: 3 Stunden

Name (Nachname, Vorname):
Matr.-Nr.:
Studiengang:
BSc / MSc / Diplom:
Erasmus- oder Gast-Student/in: Ja <input type="checkbox"/> Nein <input type="checkbox"/>

Aufgabe:	Punkte:
1	/ 18
2	/ 28
3	/ 20
4	/ 24
5	/ 30
<b>Gesamt:</b>	<b>/ 120</b>

Note:	Datum:	Unterschrift:

**Bitte füllen Sie auf dieser Seite nur die weißen Felder aus.**

**Füllen Sie bitte ebenso auf allen abgegebenen Seite jeweils die Kopfzeile aus und verwenden Sie nur dieses Papier für die Lösung der Aufgaben.**

**Viel Erfolg!**

**Aufgabe 1:**

Gegeben ist die unten angegebene Schaltung, die eine optimierte Implementierung einer logischen Verknüpfung realisiert.

- a) Ermitteln Sie durch Betrachtung der Pull-Down- oder Pull-Up-Pfade den logischen Ausdruck  $z$ , den diese Schaltung in Abhängigkeit der logischen Eingangsvariablen  $a, b, c, d$  und  $e$  realisiert. 6

*Anmerkungen:* Jede mögliche Kombination der Eingangsvariablen führt zu definierten Ausgangszuständen. Ferner muss eine maximal mögliche Optimierung des Ausdrucks NICHT durchgeführt werden.

- b) Füllen Sie die angelegte Wahrheitstabelle aus. 4

*Anmerkung:* Lösungsrelevant ist nur die letzte Spalte mit der Variablen  $z$ . Sie müssen nicht, können aber jedoch die freien Spalten zwischen den fünf Eingangsvariablen und der Ausgangsvariablen nutzen, um ggf. zu Ihrer Hilfe dort Zwischenergebnisse anderer Logikausdrücke zu notieren.

- c) Führen Sie eine Umformung des logischen Ausdrucks aus a) mit Hilfe der DeMorganschen Gesetze durch, so dass dieser ausschließlich NAND-Operationen und Inversionen enthält. Setzen Sie auf dieser Basis die Funktion  $z$  ausschließlich mit NAND-Gattern (mit einer beliebigen Anzahl von Eingängen) und Invertern um und skizzieren Sie die sich ergebende Schaltung. 6

- d) Wie viele MOS-Transistoren enthält Ihre in c) skizzierte Schaltung (kurze Begründung oder Angabe der Transistoranzahl pro Gatter in c)). 2

**Summe: 18**

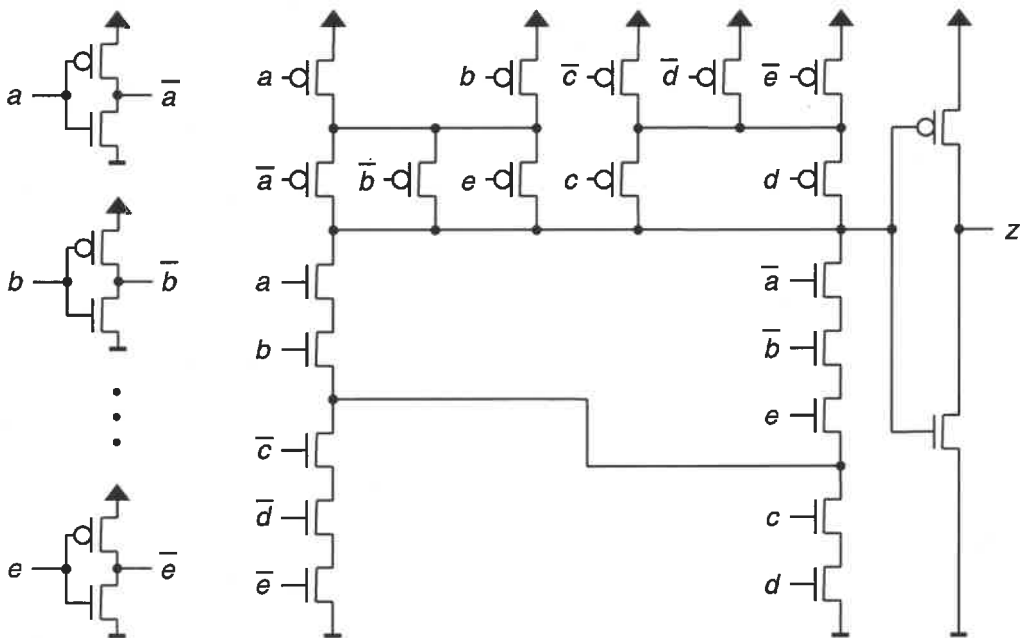


Abbildung zu Aufgabe 1.

<b>a</b>	<b>b</b>	<b>c</b>	<b>d</b>	<b>e</b>								<b>z</b>
0	0	0	0	0								
1	0	0	0	0								
0	1	0	0	0								
1	1	0	0	0								
0	0	1	0	0								
1	0	1	0	0								
0	1	1	0	0								
1	1	1	0	0								
0	0	0	1	0								
1	0	0	1	0								
0	1	0	1	0								
1	1	0	1	0								
0	0	1	1	0								
1	0	1	1	0								
0	1	1	1	0								
1	1	1	1	0								
0	0	0	0	1								
1	0	0	0	1								
0	1	0	0	1								
1	1	0	0	1								
0	0	1	0	1								
1	0	1	0	1								
0	1	1	0	1								
1	1	1	0	1								
0	0	0	1	1								
1	0	0	1	1								
0	1	0	1	1								
1	1	0	1	1								
0	0	1	1	1								
1	0	1	1	1								
0	1	1	1	1								
1	1	1	1	1								

*Wahrheitstabelle zu Aufgabe 1.*

## Aufgabe 2:

Die unten gegebene Abbildung zeigt einen einfachen Differenzverstärker mit differentiellem Ausgang und weiteren Elementen zur Einstellung des Arbeitspunktes der Schaltung. Die Betriebsspannung  $U_{DD}$  beträgt 5.0 V. Technologie- bzw. Transistorkenngrößen sind  $L_{min} = 0.5 \mu\text{m}$ ,  $k_n = 80 \mu\text{A} / \text{V}^2$ ,  $U_{th,n} = 0.7 \text{V}$ . Alle Transistoren haben eine Kanallänge  $L = 1.0 \mu\text{m}$ .

Die Stufen bestehend aus  $T_{12}$ ,  $T_{21}$ ,  $T_{22}$ ,  $T_{23}$  und  $T_{24}$  bzw.  $T_{13}$ ,  $T_{31}$ ,  $T_{32}$ ,  $T_{33}$  und  $T_{34}$  sind in jeder Hinsicht identisch aufgebaut.

- Identifizieren und benennen Sie bekannte Teilschaltungen möglichst genau. 4
- Ausgang A1 wird (willkürlich) als nicht-invertierender Ausgang der Schaltung festgelegt. Welches ist unter dieser Bedingung der invertierende, welches der nicht-invertierende Eingang der Schaltung (Begründung Sie Ihre Aussage dadurch, dass Sie an *jedem* signalführenden Knoten in der Schaltung Pfeilsymbole eintragen; ohne Begründung oder Skizze keine Punkte). 2
- Der Strom  $I_1$  soll  $16 \mu\text{A}$  betragen, die effektive Gatespannung von  $T_{11}$  soll  $200 \text{mV}$  sein. Bestimmen Sie die Weite von  $T_{11}$  und den Wert des Widerstandes  $R_1$ .  
*Hinweis: Verwenden Sie bei der Berechnung des Transistorstromes eine Näherungsformel, in der die geringe Abhängigkeit des Transistorstromes von dessen Drainspannung (in diesem Arbeitspunkt) vernachlässigt wird.* 4
- Dimensionieren Sie die Weiten von  $T_{12}$  und  $T_{13}$  so, dass die entsprechenden Ströme  $I_2$  und  $I_3$  jeweils  $200 \mu\text{A}$  betragen. 2
- Dimensionieren Sie die Weiten der Transistoren  $T_{21}$ ,  $T_{22}$ ,  $T_{31}$  und  $T_{32}$  so, dass deren effektive Gatespannung ebenfalls  $200 \text{mV}$  beträgt. 2
- Dimensionieren Sie nun die Weite aller verbliebenen Transistoren derart, dass die Gesamtverstärkung der Schaltung 25 beträgt. 8  
*Hinweis: Die effektive Gatespannung der Transistoren  $T_{23}$ ,  $T_{24}$ ,  $T_{33}$ , und  $T_{34}$  ist NICHT gleich  $200 \text{mV}$ , sondern größer. Andernfalls könnte mit dieser Schaltung keine Verstärkung erreicht werden.*
- Geben Sie die minimale und die maximale Gleichtakt- (oder Common-Mode-) Eingangsspannung an unter der Bedingung, dass alle Transistoren im Sättigungsbereich betrieben werden. 6

Geben Sie dazu jeweils eine kurze Skizze (oder Erklärung) und die entsprechenden Spannungswerte an.

*Hinweis: Falls Sie aus Aufgabenteil f) keine Lösung für die effektive Gatespannung der Transistoren  $T_{23}$ ,  $T_{24}$ ,  $T_{33}$ , und  $T_{34}$  haben, rechnen Sie hier bitte mit dem Wert  $800 \text{mV}$ .*

Summe: 28

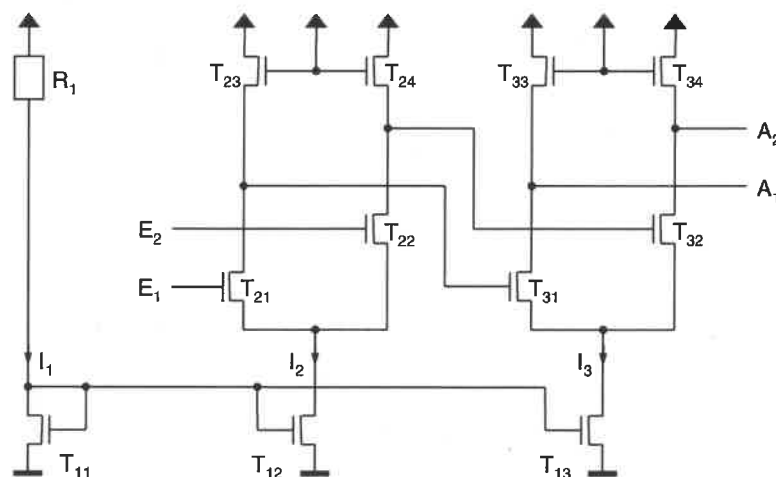


Abbildung zu Aufgabe 2

### Aufgabe 3:

Gegeben sind drei logische Funktionen  $x_1, x_2, x_3$ . Dabei ist

- $x_1$  gegeben durch auf der nächsten Seite angegebene KV-Diagramm,
- $x_2$  gegeben in Form der auf der nächsten Seite angegebenen Wahrheitstabelle,
- $x_3$  durch die logische Funktion  $x_3 = (a \wedge b \wedge c) \vee (\bar{c} \wedge \bar{d})$ .

Gesucht ist die Funktion (und deren Umsetzung auf Gatterebene)  $z = (x_1 \vee \bar{x}_2) \wedge x_3$

Gehen Sie wie folgt vor:

- a) Erstellen Sie ein KV-Diagramm mit der Funktion  $x_1 \vee \bar{x}_2$ . 4  
*Verwenden Sie dafür eines der vorgefertigten KV-Diagramme auf der Folgeseite (und beschriften Sie dieses mit der jeweils dargestellten Funktion).*  
*Hinweis: Sie können diese Aufgabe in mehreren Schritten lösen, indem Sie z.B. zunächst die Funktion  $x_2$  in ein Diagramm eintragen oder aber auch direkt in einem Schritt.*
- b) Erstellen Sie ein KV-Diagramm mit der Funktion  $x_3$  und danach ein KV-Diagramm mit der Funktion  $z$ . 4
- c) Lesen Sie aus dem letzten KV-Diagramm die Funktion  $z$  ab und vereinfachen Sie diese soweit als möglich. 4
- d) Realisieren Sie die Funktion  $z$  ausschließlich durch Verwendung von NAND-Gattern (mit einer beliebigen Anzahl von Eingängen) und von Invertern und skizzieren Sie die Schaltung. Formen Sie zuvor die Funktion  $z$  aus Aufgabenteil c) derart um, dass die Funktion nur noch NAND-Operatoren und Inversionen enthält, und geben Sie die Funktion in dieser Form an. 4
- e) Realisieren Sie die Funktion  $z$  ausschließlich durch Verwendung von NOR-Gattern (mit einer beliebigen Anzahl von Eingängen) und von Invertern und skizzieren Sie die Schaltung. Formen Sie zuvor die Funktion  $z$  aus Aufgabenteil c) derart um, dass die Funktion nur noch NOR-Operatoren und Inversionen enthält, und geben Sie die Funktion in dieser Form an. 4

**Summe: 20**

		$\bar{a}$	$\bar{a}$	$a$	$a$
		$b$	$\bar{b}$	$\bar{b}$	$b$
$\bar{c}$	$d$	1	1	1	1
$\bar{c}$	$\bar{d}$	0	0	1	1
$c$	$\bar{d}$	0	1	1	1
$c$	$d$	0	0	0	0

a	b	c	d	y
0	0	0	0	0
1	0	0	0	1
0	1	0	0	1
1	1	0	0	0
0	0	1	0	1
1	0	1	0	1
0	1	1	0	1
1	1	1	0	1
0	0	0	1	0
1	0	0	1	1
0	1	0	1	1
1	1	0	1	1
0	0	1	1	1
1	0	1	1	1
0	1	1	1	1
1	1	1	1	0

Abbildungen zu Aufgabe 3:

Oben: KV-Diagramm zur logischen Funktion  $x_1$ ,

rechts: Wertetabelle zur logischen Funktion  $x_2$ .

Funktion:

		$\bar{a}$	$\bar{a}$	$a$	$a$
		$b$	$\bar{b}$	$\bar{b}$	$b$
$\bar{c}$	$d$				
$\bar{c}$	$\bar{d}$				
$c$	$\bar{d}$				
$c$	$d$				

Funktion:

		$\bar{a}$	$\bar{a}$	$a$	$a$
		$b$	$\bar{b}$	$\bar{b}$	$b$
$\bar{c}$	$d$				
$\bar{c}$	$\bar{d}$				
$c$	$\bar{d}$				
$c$	$d$				

Funktion:

		$\bar{a}$	$\bar{a}$	$a$	$a$
		$b$	$\bar{b}$	$\bar{b}$	$b$
$\bar{c}$	$d$				
$\bar{c}$	$\bar{d}$				
$c$	$\bar{d}$				
$c$	$d$				

Funktion:

		$\bar{a}$	$\bar{a}$	$a$	$a$
		$b$	$\bar{b}$	$\bar{b}$	$b$
$\bar{c}$	$d$				
$\bar{c}$	$\bar{d}$				
$c$	$\bar{d}$				
$c$	$d$				

Vorbereitete KV-Diagramme zur Lösung von Aufgabe 3

#### Aufgabe 4:

Die unten stehende Abbildung I zeigt eine Schaltung, die bei richtiger Dimensionierung eine spannungsgesteuerte Stromquelle darstellt, d.h., der Strom  $I_L$  durch das Lastelement ( $R_L$ ) ist nur eine Funktion der Eingangsspannung  $U_{ein}$  und hängt nicht vom Wert  $R_L$  des Lastwiderstandes ab.

Die Betriebsspannung  $U_{DD}$  beträgt 10 V. Die positive Betriebsspannung des Operationsverstärkers  $OP_1$  ist ebenfalls  $U_{DD}$ , die negative Betriebsspannung liegt auf Massepotential (d.h. ist = 0 V). Der ein- und ausgangsseitige Aussteuerbereich des Operationsverstärkers soll mit den durch die Betriebsspannungen gesetzten Grenzen identisch sein. Der Bipolar-Transistor  $T_1$  hat eine Stromverstärkung  $\beta$ . Der Emitter-Basis-Spannungsabfall wird als konstant angenommen und soll  $U_{EB} = 650 \text{ mV}$  betragen.

Der Spannungsabfall am Lastelement kann in allen Fällen als derart gering angenommen werden, dass das Lastelement die Funktion der Schaltung nicht beeinflusst.

Machen Sie sich zunächst mit der grundsätzlichen Arbeitsweise der Schaltung vertraut.

**Hinweis:** Denken Sie daran, dass der Operationsverstärker den Transistor  $T_1$  immer so anzusteuern bestrebt ist, dass sich an den Eingängen des Operationsverstärkers eine Differenzeingangsspannung von 0 einstellt.

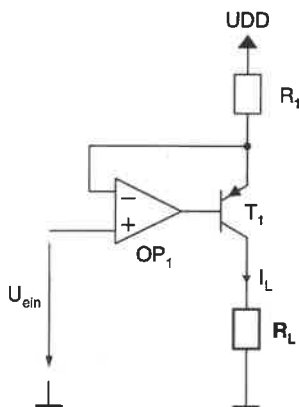
- Geben Sie  $I_L$  als Funktion von  $U_{ein}$  und  $\beta$  an (exakte Lösung, keine Näherung!). 6
- Die idealisierte Funktion  $I_{L,ideal}(U_{ein})$  erhält man für  $\beta \rightarrow \infty$ . Berechnen Sie den relativen Fehler (d.h., die relative Abweichung) von  $I_L$  von  $I_{L,ideal}$  (Formel) und skizzieren Sie den relativen Fehler für  $\beta = 40 \dots 250$  (Diagramm mit quantitativen Werten). 4
- Um den in Aufgabenteil b) diskutierten Fehler zu verringern, wird  $T_1$  durch eine Darlington-Schaltung aus zwei Bipolar-Transistoren ersetzt. Skizzieren Sie die Schaltung. 4
- Welchen maximalen Strom können Sie der Schaltung aus c) für  $R_1 = 10 \Omega$  entnehmen? 4  
Vernachlässigen Sie bei dieser Betrachtung den Fehler durch die endliche Stromverstärkung der Bipolar-Transistoren.
- Um den Zusammenhang zwischen Strom  $I_L$  und Eingangsspannung so zu gestalten, dass  $I_L$  der Eingangsspannung (nun mit  $U_{ein}'$  bezeichnet) direkt proportional ist und dass  $I_L(U_{ein}' = 0) = 0$  gilt, wird den bislang diskutierten Schaltungen die in Abbildung II gezeigte Schaltung vorgeschaltet (d.h., der Ausgang von  $OP_2$  wird mit dem Eingang der bisherigen Schaltung verbunden). 6

Berechnen Sie  $U_2(U_{ein}')$  und geben Sie damit  $I_L(U_{ein}')$  für  $R_1 = 20 \Omega$  an.

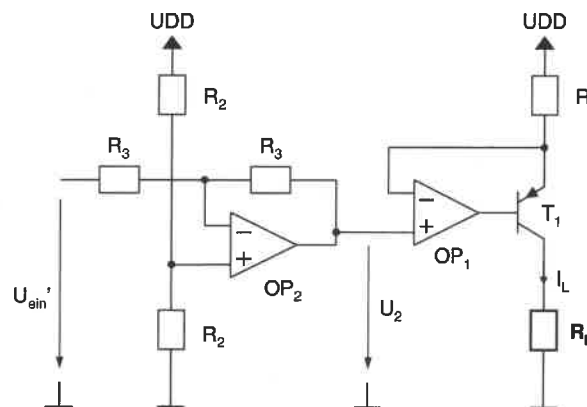
Vernachlässigen Sie auch hier den Fehler durch die endliche Stromverstärkung des oder der verwendeten Bipolar-Transistoren.

**Summe: 24**

**Abbildung I:**



**Abbildung II:**



Abbildungen zu Aufgabe 4

### Aufgabe 5:

In der unten stehenden Abbildung ist eine einfache Verstärkerschaltung gezeigt, in der die nMOS-Transistoren  $T_1$  und  $T_2$  für die eigentliche Funktion der Verstärkung zuständig sind und der pMOS-Transistor  $T_0$  als Stromquelle arbeitet, um den Arbeitspunkt der beiden Transistoren festzulegen.

- a) Zeichnen Sie ein Kleinsignal-Ersatzschaltbild der Schaltung. 4
- b) Berechnen Sie die Kleinsignal-Verstärkung der Schaltung. Geben Sie zunächst eine allgemeingültige und exakte Formel an und dann eine Näherung unter der Bedingung, dass  $T_1$  und  $T_2$  in Sättigung betrieben werden. 6
- c) Verwenden Sie für die weiteren Berechnungen folgende Technologieparameter: 8

$$L_{min} = 0.35 \mu\text{m}, k_n = 140 \mu\text{A/V}^2, k_p = 60 \mu\text{A/V}^2, U_{th,n} = 600 \text{ mV}, U_{th,p} = 700 \text{ mV}, U_{DD} = 3.3 \text{ V}.$$

Ferner soll für die Längen der Transistoren  $T_1$  und  $T_2$   $L(T_1) = L(T_2) = 2 L_{min}$  gewählt werden.

Bestimmen Sie die Weiten der Transistoren  $T_1$  und  $T_2$  derart, dass für  $I_0 = 250 \mu\text{A}$  Ein- und Ausgangsspannung beide den Wert 1 V haben bzw. annehmen ( $U_{ein} = U_{aus} = 1 \text{ V}$ ) und dass die Verstärkung der Schaltung 5 beträgt.

Hinweise:

Zur Identifikation der Arbeitspunkte von  $T_1$  und  $T_2$  beachten Sie, dass für beide Transistoren gilt  $U_{Drain} = U_{Gate}$ .

Bei der Berechnung der Weiten der Transistoren ist es hilfreich, zunächst die Gesamtweite der Transistoren  $T_1$  und  $T_2$ , d.h.  $W_1 + W_2$ , zu betrachten.

- d) Skizzieren Sie (Diagramm mit quantitativen Angaben) die Verstärkung als Funktion der Weite  $W_2$  normiert auf die Gesamtweite  $W_1 + W_2$  beider Transistoren für  $W_2 / (W_1 + W_2) = 10 \dots 90 \%$ . 4
- e) Verwenden Sie die gleichen Technologieparameter wie in Aufgabenteil c), ferner  $L(T_1) = L(T_2) = 2 L_{min}$ ,  $W(T_1) = 9 \mu\text{m}$ ,  $W(T_2) = 3 \mu\text{m}$ ,  $I_0 = 300 \mu\text{A}$ , und bestimmen Sie  $U_{aus}$  ( $U_{ein} = 0 \text{ V}$ ). 4
- f) Skizzieren Sie eine (Ihnen bekannte) Schaltung, die die Spannungsquelle  $U_0$  durch reale Bauelemente (Transistoren und ggf. auch Widerstände) ersetzt, welche mit / zwischen den Spannungen  $U_{DD}$  und Massepotential = 0 V betrieben werden, so dass  $T_0$  als reale Stromquelle arbeiten kann. 4

**Summe: 30**

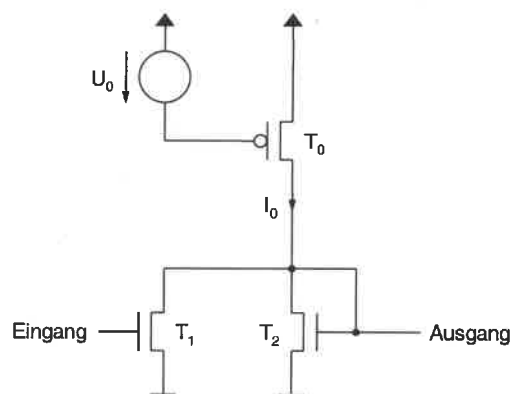


Abbildung zu Aufgabe 5.