

Klausur Schaltungstechnik

TU Berlin, Sommersemester 2021, 05.08.2021, 08:00 – 13:00 online

Bearbeitungszeit: 3 Stunden

Name (Nachname, Vorname):
Matr.-Nr.:
Studiengang:
BSc / MSc / Diplom / Auflage:
Erasmus- oder Gast-Student/in: Ja <input type="checkbox"/> Nein <input type="checkbox"/>

Aufgabe:	Punkte:
1	/ 30
2	/ 19
3	/ 17
4	/ 31
5	/ 23
Gesamt:	/ 120

Note:	Datum:	Unterschrift:
-------	--------	---------------

Bitte füllen Sie auf dieser Seite nur die weißen Felder aus.

Füllen Sie bitte ebenso

auf allen abgegebenen Seiten

jeweils eine Kopfzeile aus mit Ihrem Namen und Ihrer Matrikel-Nummer.

Viel Erfolg!

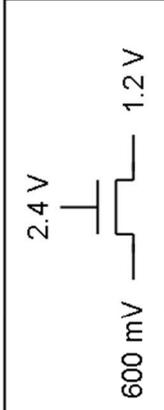
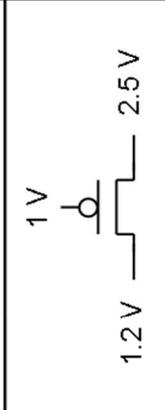
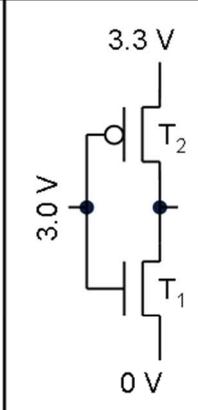
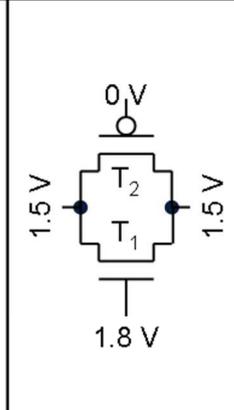
Arbeitsblätter zu Aufgabe 1	Name, Vorname:	Matr.-Nr.:
--------------------------------	----------------	------------

Aufgabe 1:

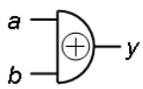
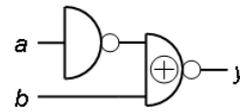
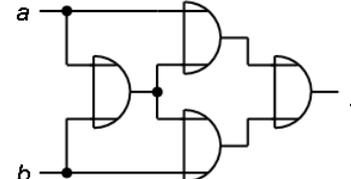
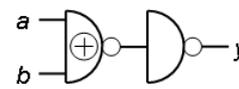
Bitte beantworten Sie die folgenden Fragen jeweils unter oder neben den Skizzen zur Problemstellung oder direkt unterhalb der Aufgabenstellung.

- a) Die untenstehende Skizze zeigt MOS-Transistoren und Grundschaltungen, an deren Anschlüssen die eingezeichneten Spannungen anliegen. Alle Spannungen sind auf Masse bezogen. Die Schwellenspannung aller Transistoren beträgt 500 mV. Gehen Sie ferner davon aus, dass die Substratspannung jeweils auf geeignetem Potential liegt. 6

Geben Sie den Arbeitspunkt der Transistoren an (ohne weitere Begründung).

				
Nicht in Inversion ("off"):	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/> T_1 : <input type="checkbox"/> T_2 :	<input type="checkbox"/> T_1 : <input type="checkbox"/> T_2 :
Triodengebiet:	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/> T_1 : <input type="checkbox"/> T_2 :	<input type="checkbox"/> T_1 : <input type="checkbox"/> T_2 :
Sättigung:	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/> T_1 : <input type="checkbox"/> T_2 :	<input type="checkbox"/> T_1 : <input type="checkbox"/> T_2 :

- b) Links im Bild (Abbildung (i)) ist ein EXOR-Gatter dargestellt. Geben Sie an, welche der weiteren Schaltungen (Abbildung (ii) – (iv)) ebenfalls EXOR-Funktionalität liefern. 3

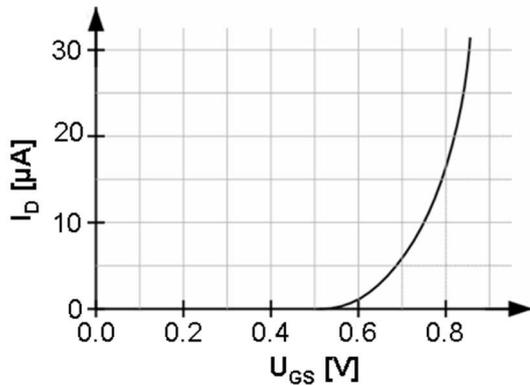
<p>i)</p> 	<p>ii)</p> 	<p>iii)</p> 	<p>iv)</p> 
	<input type="checkbox"/> ja <input type="checkbox"/> nein	<input type="checkbox"/> ja <input type="checkbox"/> nein	<input type="checkbox"/> ja <input type="checkbox"/> nein

- c) Nennen Sie zwei Eigenschaften von idealen Operationsverstärkern. 2

Arbeitsblätter zu Aufgabe 1	Name, Vorname:	Matr.-Nr.:
--------------------------------	----------------	------------

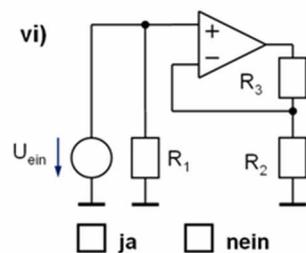
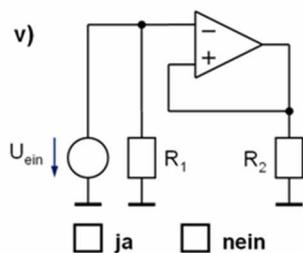
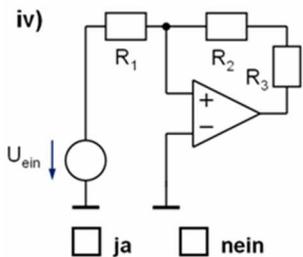
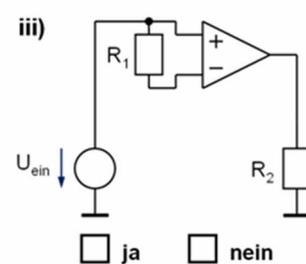
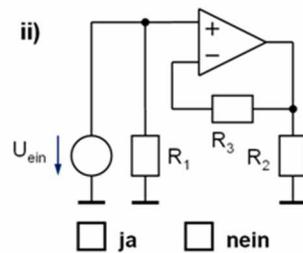
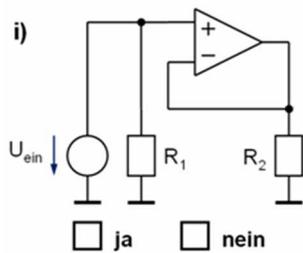
- d) Gegeben ist die skizzierte Transistor-Kennlinie. Die Transkonduktanz g_m in einer schaltungstechnischen Anwendung soll $100 \mu\text{S}$ entsprechen. 3

Markieren Sie den entsprechenden Arbeitspunkt auf der Kennlinie. Wie groß ist die effektive Gate-Source-Spannung in diesem Arbeitspunkt?

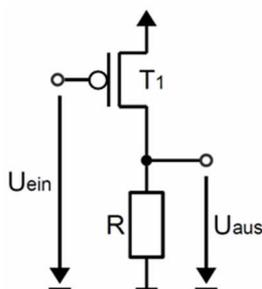


- e) Die untenstehende Skizze zeigt Schaltungen aus Operationsverstärkern und den Widerständen R_1 , R_2 , und R_3 , für die $R_1 = R_2 = R_3$ gilt. 6

Geben Sie an, ob die Widerstände R_1 und R_2 in den gezeigten Schaltungen jeweils von den gleichen Strömen durchflossen werden oder nicht.



- f) Zeichnen Sie das Kleinsignal-Ersatzschaltbild der dargestellten Schaltung. 4



Arbeitsblätter zu Aufgabe 1	Name, Vorname:	Matr.-Nr.:
--------------------------------	----------------	------------

- g) Gegeben ist ein einfacher nMOS-Stromspiegel. Für die vorgesehene schaltungstechnische Anwendung stellt sich heraus, dass dieser einen zu geringen Ausgangswiderstand hat. Wie kann der Ausgangswiderstand erhöht werden (Antwort oder Skizze)? 1

- h) Ein MOSFET in Sourceschaltung soll – mit weiterer Beschaltung - als Verstärker verwendet werden. In welchem Arbeitsbereich wählen Sie den Arbeitspunkt? Warum wählen Sie diesen Arbeitspunkt / Arbeitsbereich? 2

- i) Zeichnen Sie ein Transmission-Gate. Beschriften Sie alle Anschlüsse. Die Weite des nMOS-Transistors ist W_n , alle Transistoren haben minimale Kanallänge. Weisen Sie allen anderen Transistoren eine Weite zu, so dass das Transmission-Gate sich elektrisch weitestgehend symmetrisch verhält. 3

Summe: 30

Aufgabe 2

Im Folgenden soll die Operationsverstärker-Schaltung aus Abbildung 2a) analysiert und dimensioniert werden. Die Schaltung stellt an ihrem Ausgang eine Spannung U_{aus} zur Verfügung, die zur Differenz der an den Eingängen Eing₁ und Eing₂ eingepprägten Ströme $I_{ein,1}$ und $I_{ein,2}$ proportional ist.

Hinweise:

- Die Operationsverstärker werden in Gegenkopplung betrieben und dürfen als ideal betrachtet werden.
- Die Spannungen U_1 , U_2 , und U_3 sind als mögliche Hilfsgrößen für die weitere Berechnung eingezeichnet.

- a) Geben Sie die Spannungen an den Eingängen Eing₁ (U_1) und Eing₂ (U_2) an. 2
Hinweis: Sie dürfen jeweils die virtuelle Identität der Spannungen an invertierendem und nicht-invertierendem Operationsverstärker-Eingang ohne weitere Begründung annehmen.
- b) Berechnen Sie I_3 als Funktion von $I_{ein,2}$, R_2 und R_3 . 3
- c) Gegeben ist $R_2 = 1 \text{ k}\Omega$. Dimensionieren Sie R_3 so, dass $I_3 = I_{ein,2}$ gilt. 1
- d) Geben Sie nun U_{aus} als Funktion von $I_{ein,1}$, $I_{ein,2}$ (unter der Bedingung $I_3 = I_{ein,2}$) und R_1 an. 2
- e) In Abbildung 2b) ist ein Diagramm gegeben für $I_{ein,1} = 1 \text{ mA}$ und $I_{ein,2} = -3 \dots +3 \text{ mA}$ (unter der Bedingung $I_3 = I_{ein,2}$). Welcher Wert wurde hier für R_1 gewählt? 4
 Begründen Sie kurz, wie Sie zu Ihrem Ergebnis kommen.
- f) Skizzieren Sie eine einfache Erweiterung der Schaltung, mit der die bislang am Ausgang der Schaltung erhaltene Proportionalität zur Differenz der Eingangsströme invertiert werden kann. 2
- g) In der Schaltung in Abbildung 2a) wird nun $R_1 = R_3 = 2 R_2$ gewählt. Ferner wird an den nicht-invertierenden Eingang von OP₁ eine von 0 verschiedene Spannung U_{ref} angelegt. 5
 Geben Sie unter diesen Bedingungen U_{aus} als Funktion von $I_{ein,1}$, $I_{ein,2}$ und R_1 an.

Summe: 19

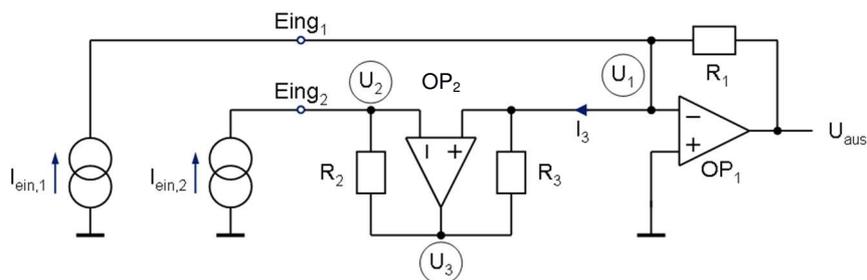


Abbildung 2a)

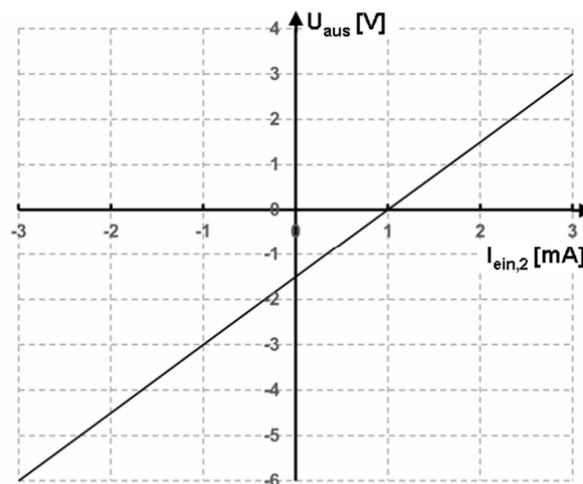


Abbildung 2b)

Aufgabe 3:

Gegeben ist die in Abbildung 3 gezeigte Schaltung, die eine CMOS-Implementierung einer logischen Verknüpfung realisiert.

- Ermitteln Sie durch Betrachtung des Pull-Down- oder des Pull-Up-Pfades den logischen Ausdruck y , den diese Schaltung realisiert, und geben Sie ihn an. 4
- Setzen Sie die Funktion y mit NAND-, NOR-Gattern und Invertern um und skizzieren Sie das Schaltbild. Die NAND- und NOR-Gatter dürfen eine beliebig hohe Anzahl an Eingängen aufweisen. 4
- Wie viele MOS-Transistoren enthält Ihre in b) skizzierte Schaltung (kurze Begründung oder Angabe der Transistoranzahl pro Gatter in b)). 3
- Wie viele Gatter müssen die angelegten Logiksignale in der in Aufgabenteil b) skizzierten Schaltung im Worst-Case durchlaufen? (nur Angabe der Zahl erforderlich) 1
- Setzen Sie nun die Funktion y nun ausschließlich mit NAND-Gattern mit zwei Eingängen und Invertern um. Formen Sie dazu den Ausdruck für y mit den de-Morganschen Regeln in geeigneter Form um. 5

Summe: 17

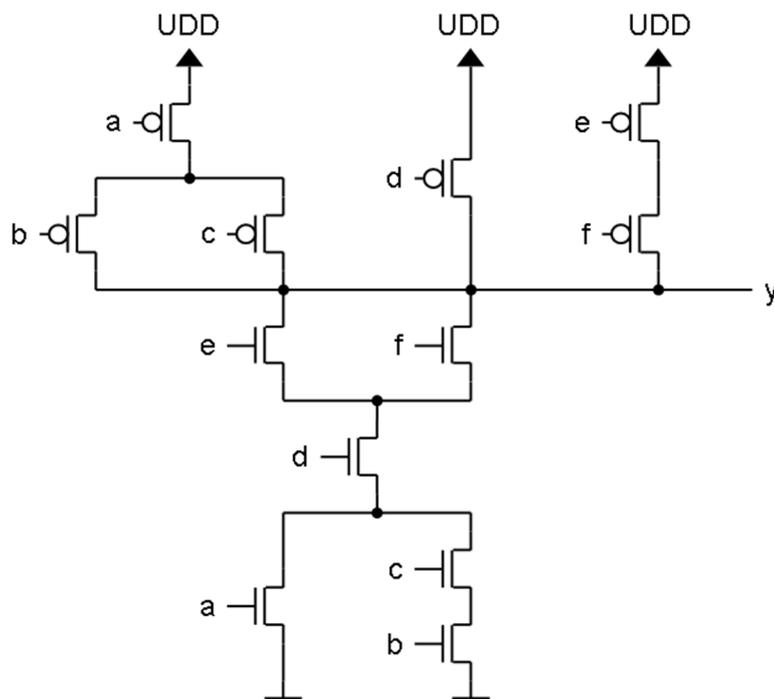


Abbildung 3

Aufgabe 4

Abbildung 4 zeigt einen CMOS-Operationsverstärker.

Weitere Transistor-Parameter sind:

$$V_{th,n} = 700 \text{ mV}$$

$$V_{th,p} = 600 \text{ mV},$$

$$V_{G,eff} = 200 \text{ mV (für alle Transistoren),}$$

$$k_n = 100 \mu\text{A/V}^2,$$

$$k_p = 40 \mu\text{A/V}^2,$$

$$V_{DD} = 3.3 \text{ V},$$

$$L = 1.5 \mu\text{m} (L_{min} = 350 \text{ nm}) \text{ (für alle Transistoren).}$$

- Identifizieren Sie die bekannten Teilschaltungen in Abbildung 4 und benennen Sie sie. 4
- Identifizieren Sie den invertierenden und den nicht-invertierenden Eingang. (ohne Begründung). 2
- Berechnen Sie den Widerstand R. 2
- Dimensionieren Sie die Weite des Transistors T_{11} (W_{11}). 2
- Dimensionieren Sie nun die Weiten der restlichen Transistoren. 8
- Bestimmen Sie den Bereich möglicher Gleichtakt-Eingangsspannungen, so dass alle Transistoren in Sättigung betrieben werden. Geben Sie jeweils eine Skizze an, um Ihre Herleitung zu unterstützen. 6
- Skizzieren Sie ein Kleinsignal-Ersatzschaltbild der Teilschaltung A. 3
- Berechnen Sie die Verstärkung der Teilschaltung A (Formel). 2
- Zeichnen Sie den Schaltplan erneut, aber ersetzen Sie alle MOSFETS durch Bipolar-Transistoren, so dass die äquivalente bipolare Schaltung entsteht. 2

Summe: 31

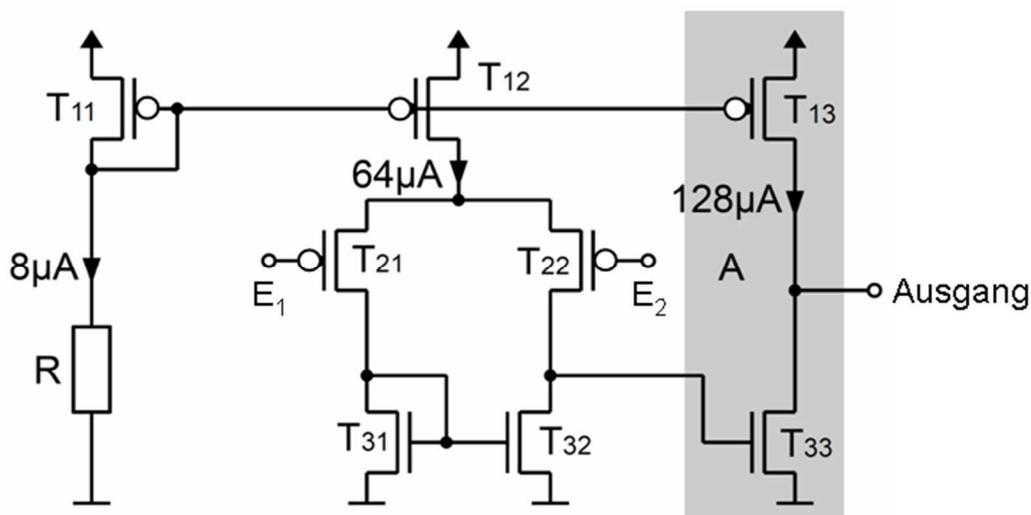


Abbildung 4

Aufgabe 5:

Abbildung 5 zeigt eine einfache Verstärkerschaltung mit nMOS-Eingangstransistor in Sourceschaltung und realer Stromquellenlast. Gehen Sie davon aus, dass alle Transistoren in Sättigung betrieben werden.

Weitere Transistor- und Schaltungs-Parameter:

$$V_{th,n} = V_{th,p} = 700 \text{ mV},$$

$$k_n = 100 \mu\text{A}/\text{V}^2,$$

$$k_p = 25 \mu\text{A}/\text{V}^2,$$

$$V_{DD} = 3.3 \text{ V},$$

$$I_{bias} = 100 \mu\text{A},$$

$$\lambda = 0,04 \text{ V}^{-1},$$

$$L_{min} = 350 \text{ nm}.$$

- Berechnen Sie R so, dass $I_{ref} = 10 \mu\text{A}$ wird unter der Bedingung $V_{G,eff1} = 400 \text{ mV}$. 2
- T_1 und T_2 bilden einen Stromspiegel. Berechnen Sie $(W/L)_1$ und $(W/L)_2$. 2
- Berechnen Sie $(W/L)_3$. Der Gleichspannungs-Arbeitspunkt soll bei $U_{ein,dc} = 900 \text{ mV}$ liegen. 2
- Stellen Sie das Kleinsignal-Ersatzschaltbild der Schaltung auf und berechnen Sie die allgemeine Übertragungsfunktion (Formel). 4
- Berechnen Sie die Transkonduktanz g_m von T_3 . 3
- Der Verstärkungsfaktor soll 500 betragen. Gehen Sie davon aus, dass $g_{DS2,3} = g_{DS2} = g_{DS3}$. Berechnen Sie $g_{DS2,3}$.
Hinweise:
 - Sollten Sie Aufgabenteil d) nicht gelöst haben, nehmen Sie an, dass gilt Verstärkung = $g_{m3} / g_{DS2,3}$.
 - Sollten Sie Aufgabenteil e) nicht gelöst haben, gehen Sie davon aus, dass $g_m = 500 \mu\text{S}$. 2
- Berechnen Sie $W_{1,2,3}$ und $L_{1,2,3}$. 6
Hinweis: Sollten Sie Aufgabenteil f) nicht gelöst haben, gehen Sie davon aus, dass $g_{DS2,3} = 1 \mu\text{S}$ beträgt.
- Eignet sich dieser Verstärker als simpler Kopfhörerverstärker? 2
Hinweis: Der Innenwiderstand von Kopfhörern beträgt typischerweise 32 Ohm .
 Begründen Sie ihre Antwort. 2

Summe: 23

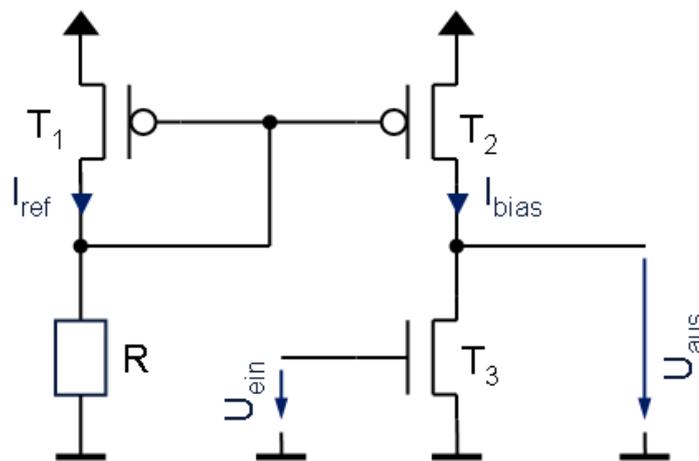


Abbildung 5