

Klausur Integrierte Schaltungen (28.03.2014)

Klausur
“Integrierte Schaltungen”

28.03.2014

Hinweise: Beantwortung der Fragen bitte nur auf den Aufgabenbättern! (inkl. Rückseite)

Nur vom Assistenten angeheftete und abgezeichnete Zusatzblätter werden bewertet!

Zur Lösung der Klausur sind keine Hilfsmittel wie Taschenrechner, Formelsammlungen, Aufzeichnungen, Bücher etc. erlaubt!

Dauer: 85 min

<i>Aufgabe</i>	<i>1</i>	<i>2</i>	<i>3</i>	<i>4</i>	<i>5</i>	<i>Zusatz</i>	<i>Gesamt</i>
<i>Punkte</i>							

Viel Erfolg!

Aufgabe 1 – MOS-Transistor / Technologie (19 Punkte)

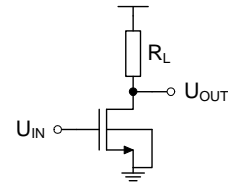
- a) Zeichnen Sie die Eingangskennlinie eines NMOS-Transistors $I_D = f(U_{GS})$ bei $U_{DS} = U_T$! Kennzeichnen Sie die Einsatzspannung sowie die Bereiche: Unterschwellenstrombereich (OFF), Triodenbereich und Sättigungsbereich. (3P)
Hinweis: Beschriften Sie die entsprechenden Spannungen auf der x-Achse für den Bereichswechsel!
- b) Was ist die Steilheit g_m ? Markieren Sie beispielhaft g_m auch in der Eingangskennlinie in a)! (2P)
- c) Nennen Sie die Stromgleichungen für den Unterschwellenbereich, Triodenbereich und Sättigungsbereich! Führen Sie auch die Bedingungen der jeweiligen Bereiche auf! (4P)
- d) Nehmen Sie an, Sie haben die Möglichkeit einen Transistor mit erhöhter Einsatzspannung zu benutzen.
Welche Vor- und Nachteile in Bezug auf Leckströme und Schaltgeschwindigkeit hätte dieser Transistor gegen über dem Transistor mit normaler Einsatzspannung? Begründen Sie! (3P)
- e) Geben Sie mindestens zwei Methoden zur Materialabtragung an, die bei der Herstellung einer integrierten Schaltung zum Einsatz kommen! (2P)
- f) Welche Kapazitäten des MOS-Transistors sind im Sperr-, Trioden- und Sättigungsbereich wirksam bzw. müssen bei einer Analyse berücksichtigt werden?
Hinweis: Tabelle als Antwort ist ausreichend. (3P)
- g) Was sind Dummy-Zellen? Erläutern Sie kurz! (2P)

Klausur Integrierte Schaltungen (28.03.2014)

Aufgabe 2 – Kleinsignalverhalten (13 Punkte)

- a) Zeichnen Sie das Kleinsignalersatzschaltbild eines Inverters mit passiver Last einschließlich aller wirksamen Kapazitäten (siehe rechtes Bild)!

Hinweis: Elemente die nicht wirksam sind, dürfen nicht vorhanden sein. (4P)



- b) Was geschieht in a) mit der Stromquelle, die den Substratsteuereffekt modelliert? Begründen Sie! Nennen Sie die Transistorkapazität/en die nicht in a) berücksichtigt wurde/n! (2P)
- c) Berechnen Sie die Übertragungsfunktion $H(s) = U_{out}(s)/U_{in}(s)$! Geben Sie die Funktion in der Pol-Nullstellenform an: $H(s) = k \cdot \frac{(s - s_n)}{(s - s_p)}$! Wie groß sind s_n und s_p ? (4P)
- d) Wie groß ist die Verstärkung bei kleinen Frequenzen? (1P)
- e) Schätzen Sie ab, was größer ist: die Nullstelle s_n oder die Polstelle s_p ! Was wirkt sich damit erst bei sehr hohen Frequenzen aus? *Hinweis: Verwenden Sie das Ergebnis aus d) für Ihre Abschätzung!* (2P)

Klausur Integrierte Schaltungen (28.03.2014)

Aufgabe 3 – CMOS-Inverter (16 Punkte)

- a) Zeichnen Sie das Transistorschaltbild eines CMOS-Inverters! Beschriften Sie alle Anschlüsse! (3P)
- b) Zeichnen Sie die Übertragungskennlinie des CMOS-Inverters und beschriften Sie die Arbeitsbereiche NUR des PMOS-Transistors! Hinweis: Zeichnen Sie geeignete Hilfslinien ein! (3P)
- c) Zeichnen Sie den prinzipiellen Verlauf des Querstroms in Abhängigkeit der Eingangsspannung des Inverters! (2P)
- d) Wie sind die Pegel U_{IL} , U_{IH} sowie U_{OL} und U_{OH} definiert? Geben Sie grob die Werte für eine CMOS-Inverter in folgender Tabelle an: (2P)

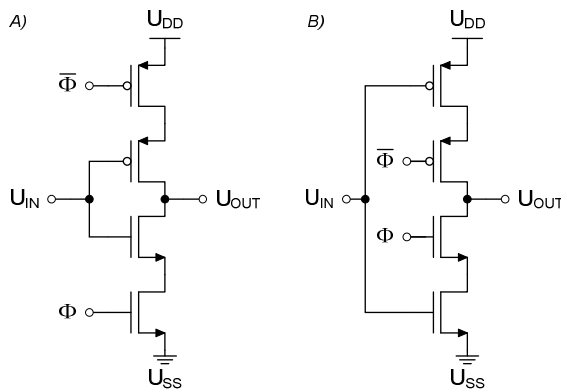
U_{IL}	U_{IH}	U_{OL}	U_{OH}

- e) Handelt es sich um eine „ratio“ oder „ratioless“ Logik? Begründen Sie kurz! (2P)
- f) Für einen idealen Inverter befindet sich die logische Schaltschwelle U_M (wenn $U_{in}=U_{out}$) bei $U_{DD}/2$. In welche Richtung, bezogen auf U_{in} würde sich der Kennlinienverlauf und damit die Schaltschwelle verschieben, wenn NMOS- und PMOS-Transistor gleich groß sind? (2P)
Hinweis: Argumentieren Sie, bei welcher Eingangsspannung die Stromergiebigkeit gleich ist ($U_{DSn}=|U_{DSp}|$) oder über den Innenwiderstand der Transistoren wenn $U_{GSn}=|U_{GSp}|$.
- g) Welche Transistorkapazität ist eine Millerkapazität in einem Inverter? Begründen Sie! (2P)

Klausur Integrierte Schaltungen (28.03.2014)

Aufgabe 4 – Latch und Register (17 Punkte)

- a) Was ist der Unterschied in der Funktionsweise zwischen einem Latch und einem Register? (2P)
- b) Zeichnen Sie das Schaltbild eines negativen einfachen dynamischen Latches mit invertiertem Ausgang unter Verwendung von Inverter- und Transmissionsgatter-Symbolen! (2P)
- c) Entwickeln Sie jetzt das Transistorschaltbild des Latches aus b)! (2P)
- d) Zeichnen Sie alle Transistorkapazitäten in c) ein, auf denen die Information während der Haltphase gespeichert wird! (3P)
- e) Als Alternative kann auch die Verriegelungsschaltung als dynamisches Latch eingesetzt werden. Welches der folgenden beiden Schaltungen ist die Verriegelungsschaltung? Argumentieren Sie anhand der falschen Schaltung, welches Problem diese falsche Schaltung besitzt! (3P)



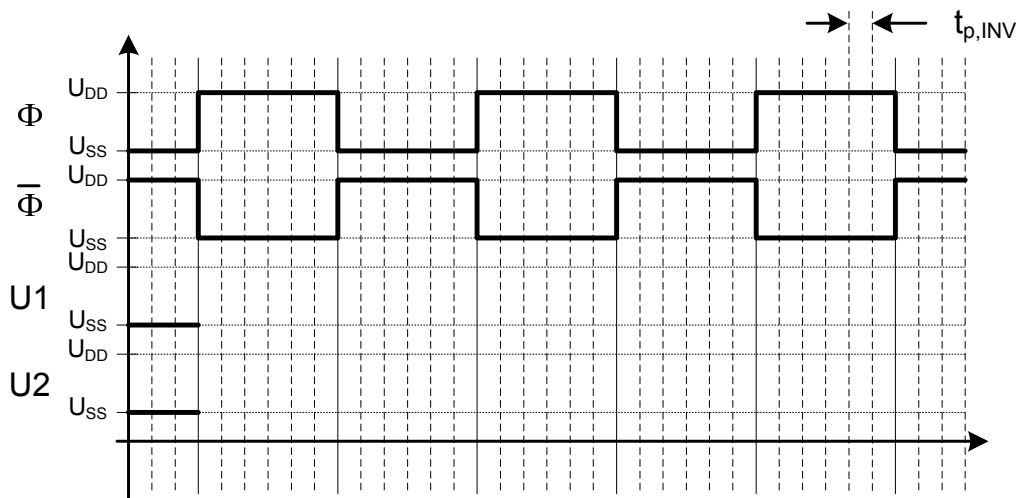
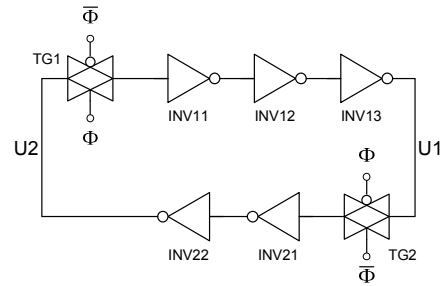
- f) Zeichnen Sie das Schaltbild eines einfachen dynamischen Registers unter Verwendung von Inverter- und Transmissionsgatter-Symbolen! (3P)
- g) Wie wird die Information in einem statischen Latch oder Register gespeichert? (2P)

Klausur Integrierte Schaltungen (28.03.2014)

Aufgabe 5 – Logikgatter (15 Punkte)

- a) Zeichnen Sie das Transistorschaltbild eines 2-fach-NOR-Gatters in der Pseudo-NMOS, CMOS, DCVS-Logik (Differential-Cascade-Voltage-Switch)! (6P)
- b) Zeichnen Sie das Transistorschaltbild eines dynamischen Gatters für eine NOR-Funktion! (2P)
- c) Argumentieren Sie anhand der Gleichung $P_C = \alpha \cdot f_T \cdot C_L \cdot U_{DD}^2$ wie man die dynamische Verlustleistung einer digitalen Schaltung reduzieren kann!
Hinweis: min. drei Sachen. (3P)

- d) Erschließen Sie die Funktion der rechts gezeigten Schaltung!
Vervollständigen Sie dazu zunächst das Zeitverlaufdiagramm. Beachten Sie dabei (überschlägig!) den Effekt der Verzögerung durch die in Inverter.
Die Verzögerung wird für steigende und fallende Flanken als identisch angenommen. Beachten Sie auch, dass die beiden Transmission-Gatter mit komplementären Signalen angesteuert werden und hier keine Verzögerung verursachen sollen. (3P)



- e) Geben Sie nun in wenigen Worten (oder mit nur einem Wort) die Funktion der Schaltung an! (1P)

Klausur Integrierte Schaltungen (28.03.2014)

Zusatzaufgaben

- a) Geben Sie die Gleichungen für die Berechnung der Einsatzspannung an! Welche Auswirkung hat eine Anhebung von U_{SB} ? (1P)
- b) Was bedeutet High-K-Oxid. Welchen Vorteil hat das für den Transistor? (1P)
- c) Was passiert, wenn man die Kanallänge eines konventionellen Transistors immer weiter reduzieren würde? (1P)
- d) Zeichnen Sie den Querschnitt eines modernen n-Kanal-Transistors! Beschriften Sie in diesem Querschnitt nur HALO/Pocket, Spacer und LDD (niedrig dotierte Erweiterung) und geben Sie die Materialien dieser drei Bestandteile an! (1P)

Klausur Integrierte Schaltungen (28.03.2014)