

Klausur Schaltungstechnik

TU Berlin, Sommersemester 2018, 09.08.2018
Bearbeitungszeit: 3 Stunden

Name (Nachname, Vorname):
Matr.-Nr.:
Studiengang:
BSc / MSc / Diplom / Auflage:
Erasmus- oder Gast-Student/in: Ja <input type="checkbox"/> Nein <input type="checkbox"/>

Aufgabe:	Punkte:
1	/ 21
2	/ 20
3	/ 34
4	/ 22
5	/ 23
Gesamt:	/ 120

Note:	Datum:	Unterschrift:
-------	--------	---------------

Bitte füllen Sie auf dieser Seite nur die weißen Felder aus.

Füllen Sie bitte ebenso

auf allen abgegebenen Seiten und Arbeitsblättern

jeweils die Kopfzeile aus und verwenden Sie nur dieses Papier für die Lösung der Aufgaben.

Viel Erfolg!

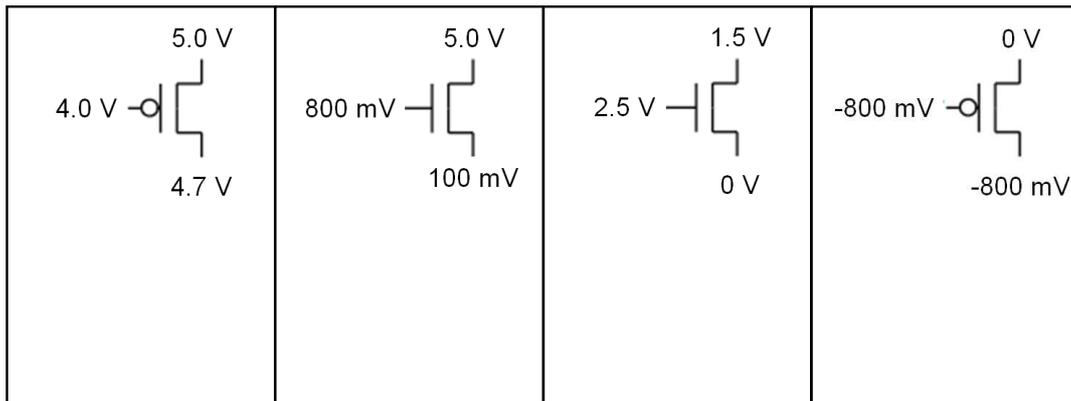
Arbeitsblatt 1 zu Aufgabe 1	Name, Vorname:	Matr.-Nr.:
--------------------------------	----------------	------------

Aufgabe 1:

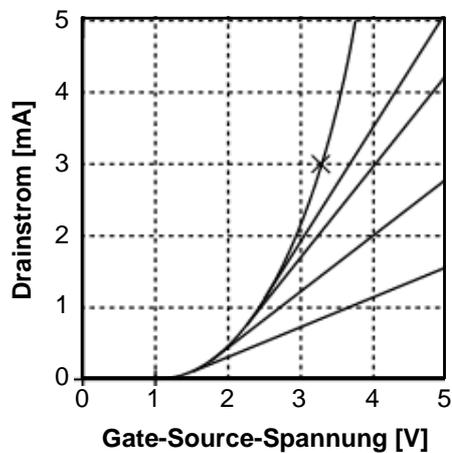
Bitte beantworten Sie die folgenden Fragen jeweils unter oder neben den Skizzen zur Problemstellung oder direkt unterhalb der Aufgabenstellung.

- a) Die unten stehende Skizze zeigt MOS-Transistoren, an deren Anschlüssen die 4
eingezeichneten Spannungen anliegen. Alle Spannungen sind auf Masse bezogen. Die
Schwellenspannung aller Transistoren beträgt 750 mV.

Geben Sie an, in welchem Arbeitsbereich die Transistoren betrieben werden. Eine
Begründung ist nicht erforderlich.



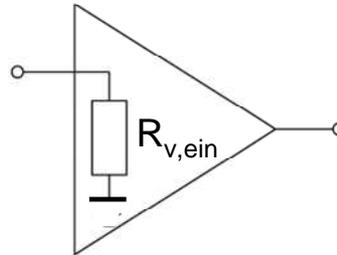
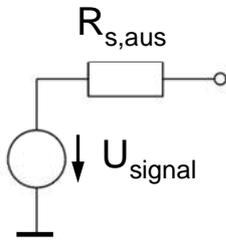
- b) Gegeben ist die Eingangskennlinie eines MOSFETs. Bestimmen sie die Transkonduktanz g_m 2
in dem markierten Arbeitspunkt und geben sie den Wert an.



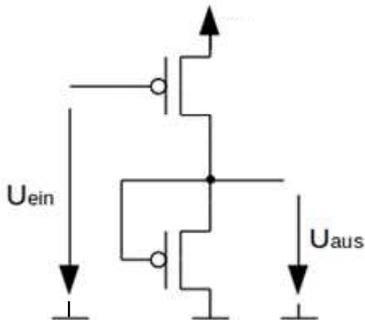
- c) Zeichnen Sie den Querschnitt eines p-MOS-Transistors, der auf Basis eines p-Substrates 3
gefertigt wird. Geben Sie in Ihrer Skizze die verschiedenen Dotierungen aller verschiedenen
Gebiete an.

Arbeitsblatt 2 zu Aufgabe 1	Name, Vorname:	Matr.-Nr.:
--------------------------------	----------------	------------

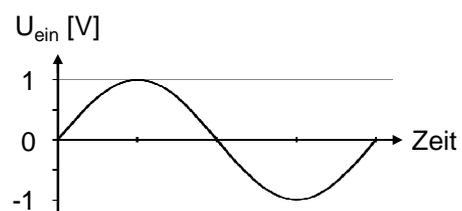
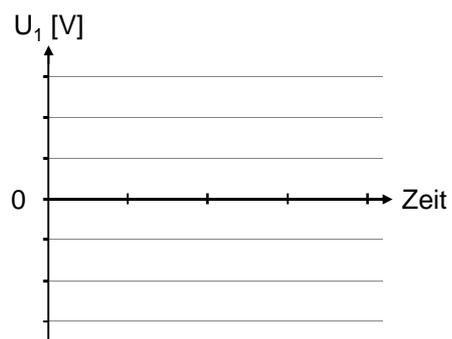
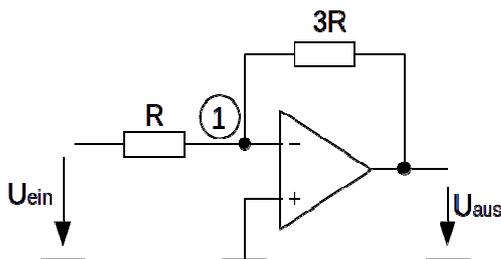
- d) Sie wollen eine Spannungsquelle (U_{signal}) mit hochohmigem Ausgangswiderstand $R_{s,aus}$ an einen Verstärker mit geringem Eingangswiderstand $R_{v,ein}$ anschließen (s. unten stehende Skizze, d.h., es gilt $R_{s,aus} \gg R_{v,ein}$). Wie vervollständigen sie die Schaltung? 1
Zeichnen Sie eine entsprechende Erweiterung der Schaltung in die Skizze ein. Eine Begründung ist nicht erforderlich.



- e) Benennen sie die unten dargestellte Schaltung möglichst genau (Funktion der Schaltung, Konfiguration des Eingangselementes, Konfiguration des Lastelementes). 3



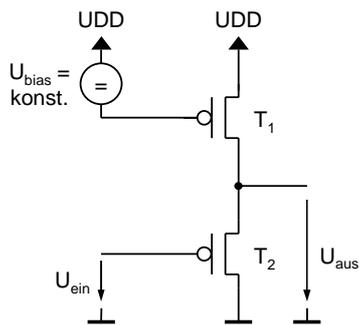
- f) An der unten skizzierten Schaltung wird eine Eingangsspannung U_{ein} angelegt wie in dem Diagramm unten rechts dargestellt. 2
Skizzieren Sie in dem freien Diagramm die dazugehörige Spannung U_1 am Knoten 1 der Schaltung.



Arbeitsblatt 3 zu Aufgabe 1	Name, Vorname:	Matr.-Nr.:
--------------------------------	----------------	------------

- g) In welchem Arbeitsbereich werden MOSFETs betrieben, wenn sie als Schalter verwendet werden und sich im eingeschalteten Zustand befinden? Begründen Sie Ihre Aussage. 3
 In welchem Betriebsbereich befindet sich ein MOSFET als Schalter im ausgeschalteten Zustand (ohne Begründung)?

- h) Zeichnen Sie ein Kleinsignal-Ersatzschaltbild der unten angegebenen Schaltung. 3



Summe: 23

Aufgabe 2

Die Schaltung in Abbildung 2 wirkt als Differenzverstärker für die Spannungen U_{ein1} und U_{ein2} mit differentiellem Ausgang, wobei die Ausgangs-Common-Mode- (oder Ausgangs-Gleichtakt-) Spannung $U_{CMaus} = 1/2 (U_{aus1} + U_{aus2})$ von der Wahl der (Hilfs-) Spannung U_0 abhängt.

Diese gesamte Schaltung soll im Folgenden analysiert werden.

- a) Nehmen Sie zunächst an, der Schaltungsteil B und der Widerstand R_0 würden komplett fehlen. 3
fehlen.

Geben Sie unter dieser Bedingung U_{aus1} als Funktion von U_{ein1} und U_0 an.

- b) Betrachten Sie nun die gesamte Schaltung und nehmen Sie an, dass alle Widerstände außer R_0 den Wert R haben ($R_{11} = R_{21} = R_{31} = R_{12} = R_{22} = R_{32} = R$). 8

Berechnen Sie unter dieser Bedingung die Differenzverstärkung $\Delta U_{aus} / \Delta U_{ein}$ der gesamten Schaltung mit $\Delta U_{aus} = U_{aus1} - U_{aus2}$ und $\Delta U_{ein} = U_{ein1} - U_{ein2}$.

Hinweise:

- Beschreiben Sie jeweils für die Schaltungsteile A und B die Beziehung der Spannungen U_0 , U_{ein1} und U_3 (Gleichung I) sowie U_0 , U_{ein2} und U_4 (Gleichung II).
- Stellen Sie dann die Stromsummengleichungen auf für die Knoten 3 und 4 (Gleichung III und IV).
- Aus Differenzbildung der Gleichungen I und II bzw. III und IV erhalten Sie ein weiteres Gleichungssystem, mit dessen Hilfe Sie ΔU_{aus} einfach berechnen können.

- c) Berechnen Sie die Ausgangs-Common-Mode-Spannung $U_{CMaus} = 1/2 (U_{aus1} + U_{aus2})$ als Funktion der Eingangs-Common-Mode-Spannung $U_{CMein} = 1/2 (U_{ein1} + U_{ein2})$ und der Spannung U_0 . 4

Hinweis: Einen geeigneten Ansatz erhalten Sie hier durch Summenbildung der Gleichungen I und II sowie III und IV.

- d) Stellen Sie mit dem Ergebnis aus Aufgabenteil d) ein Kriterium für die Spannung U_0 als Funktion von U_{ein1} und U_{ein2} auf, so dass $U_{CMaus} = 0$ gegeben ist. 2

- e) Entwerfen Sie eine Schaltung aus Operationsverstärkern und Widerständen, die die Spannung U_0 gemäß dem in d) entwickelten Kriterium aus U_{ein1} und U_{ein2} erzeugt und ergänzen Sie damit das Schaltbild auf dem Arbeitsblatt zu dieser Aufgabe. 3

Geben Sie auch die Dimensionen der Widerstände in Vielfachen oder Bruchteilen von R an.

Hinweis: Benutzen Sie dazu das Arbeitsblatt zu dieser Aufgabe.

Summe: 20

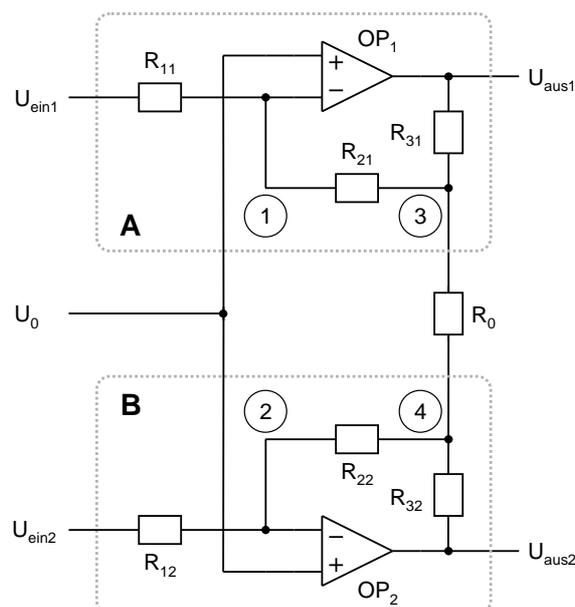
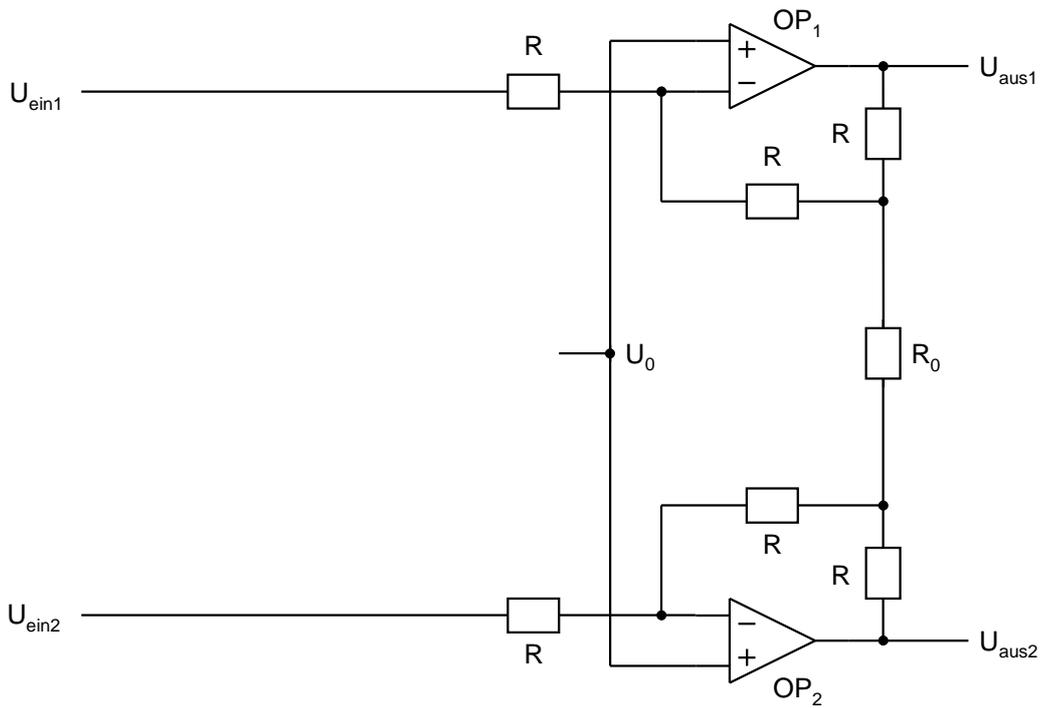
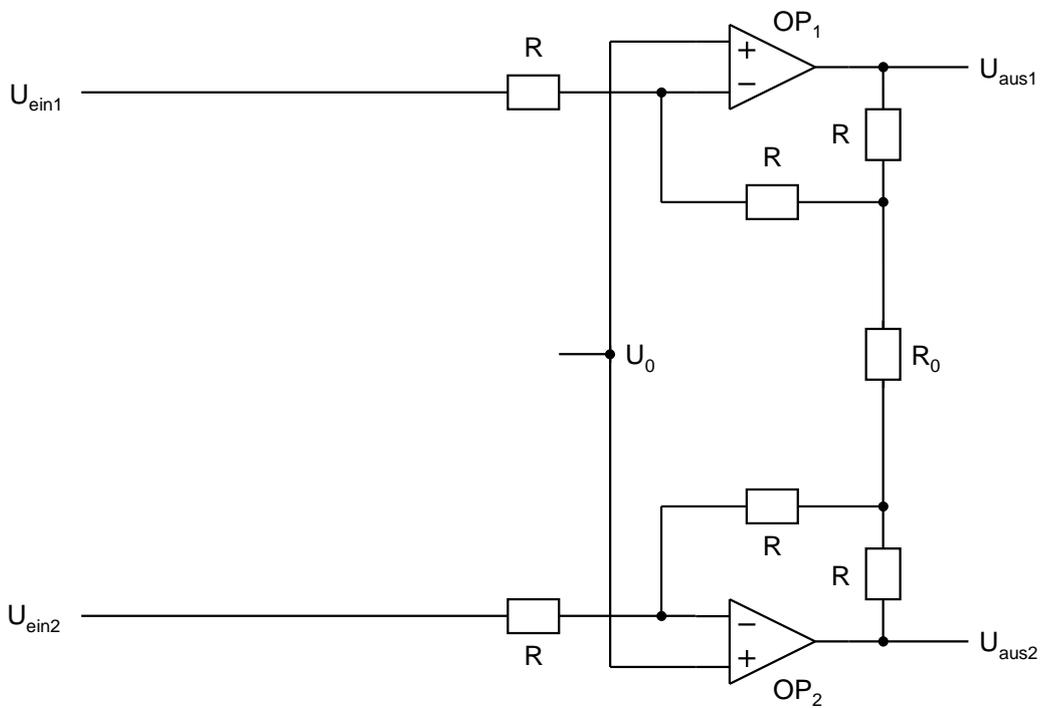


Abbildung 2

Arbeitsblatt zu Aufgabe 2	Name, Vorname:	Matr.-Nr.:
------------------------------	----------------	------------



Ersatzdiagramm:



Aufgabe 3:

Abbildung 3 zeigt einen einfachen CMOS-Operationsverstärker mit single-ended-Ausgang.

Gegeben:

$L_{min} = 0.25 \mu\text{m}$ (minimale Kanallänge),

$k_n = 165 \mu\text{A} / \text{V}^2$, $k_p = 66 \mu\text{A} / \text{V}^2$.

$U_{th,n} = U_{th,p} = 650 \text{ mV}$ (Beträge).

$U_{Geff} = 200 \text{ mV}$ (für nMOS- und pMOS-Transistoren)

$L = 1 \mu\text{m}$ (für nMOS- und pMOS-Transistoren)

$U_{DD} = 2.5 \text{ V}$

$R = 100 \text{ k}\Omega$

Der Substrateffekt wird bei dieser Aufgabe vernachlässigt.

- Die Schaltung enthält Stromspiegel. 4
Geben sie an, welche Transistoren jeweils einen Stromspiegel bilden. Geben sie außerdem zu jedem Stromspiegel das Übersetzungsverhältnis an.
- Berechnen Sie den Strom I_0 (Formel und Wert). 2
- Berechnen sie die Weiten aller Transistoren. 6
- Geben sie die minimale und die maximale Common-Mode- (Gleichtakt-) Eingangsspannung an unter der Bedingung, dass alle Transistoren in Sättigung betrieben werden. 6
Geben sie dazu jeweils eine kurze Skizze mit Spannungsabfällen an den relevanten Transistoren an, ferner jeweils eine Formel und den Wert.
- Bestimmen sie den invertierenden und den nicht-invertierenden Eingang. 2
Dokumentieren Sie Ihr Vorgehen mit Pfeilsymbolen im Schaltplan.
- Berechnen sie den Verstärkungsfaktor der Schaltung $u_{aus}/\Delta u_{ein}$. Geben Sie zunächst eine exakte Formel und dann eine Näherungslösung an. 14
Gehen Sie dabei wie folgt vor:
 - Berechnen Sie zunächst den Verstärkungsfaktor A_1 der Differenzstufe aus $T_1, T_{21}, T_{22}, T_{31}$ und T_{32} .
Nutzen Sie dabei $g_{m21} = g_{m22} = g_{m2}$, $g_{DS21} = g_{DS22} = g_{DS2}$, $g_{m31} = g_{m32} = g_{m3}$ und $g_{DS31} = g_{DS32} = g_{DS3}$.
 - Erstellen Sie nun das Kleinsignal-Ersatzschaltbild der restlichen Schaltung aus T_{41}, T_{42}, T_{51} und T_{52} und berechnen sie deren Verstärkungsfaktor A_2 .
Nutzen Sie dabei $g_{m41} = g_{m42} = g_{m4}$, $g_{DS41} = g_{DS42} = g_{DS4}$, $g_{m41} = g_{m42} = g_{m4}$ und $g_{DS41} = g_{DS42} = g_{DS4}$.
 - Berechnen Sie nun die Gesamtverstärkung $A_{ges} = A_1 A_2$.
 - Geben Sie dann die Näherungslösung an unter der Annahme $g_m \gg g_{DS}$.

Summe: 34

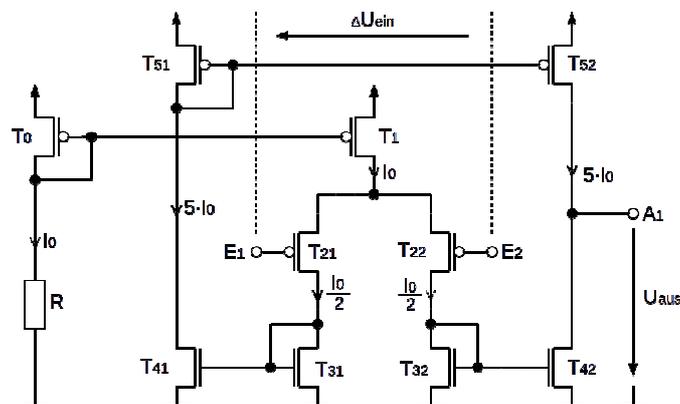


Abbildung 3

Aufgabe 4

Gegeben ist die in Abbildung 4 gezeigte Logik-Schaltung, die eine CMOS-Implementierung einer logischen Verknüpfung realisiert mit fünf logischen Eingangsvariablen a, b, c, d und e , die auf eine Ausgangsvariable y abgebildet werden.

- a) Ermitteln Sie durch Betrachtung des Pull-Down-Pfades den logischen Ausdruck für \bar{y} . 4
Hinweis: Eine bestimmte Form oder weitere Vereinfachungen sind hier nicht erforderlich.
- b) Ermitteln Sie durch Betrachtung des Pull-Up-Pfades der Schaltung den logischen Ausdruck für y . 5
Hinweise:
 - Eine bestimmte Form oder weitere Vereinfachungen sind auch hier nicht erforderlich.
 - Beachten Sie bei Erstellung des logischen Ausdrucks, welchen logischen Wert eine Eingangsvariable am Gate eines pMOS-Transistors annehmen muss, damit dieser in den leitenden Zustand versetzt wird.
- c) Zeichnen Sie ein 3-fach-NOR-Gatter und dimensionieren Sie es: Alle Transistoren haben minimale Kanallänge L_{min} , die nMOS-Transistoren eine Weite W_n . 3
 Welche Weite W_p weisen Sie den pMOS-Transistoren zu unter der Annahme, dass die Ladungsträger in den nMOS-Transistoren etwa eine doppelt so große Beweglichkeit besitzen als die Ladungsträger in den pMOS-Transistoren.
 Begründen Sie Ihr Ergebnis kurz (ohne Begründung keine Punkte).
- d) Betrachten Sie wieder den logischen Ausdruck aus Aufgabenteil a). 7
 Ermitteln Sie durch Inversion den logischen Ausdruck für y und formen Sie diesen so um, dass die Schaltung nur noch NAND-Gatter und Inverter enthält.
 Skizzieren Sie die Schaltung.
- e) Die logischen Gatter in Aufgabenteil d) werden in Standard-CMOS-Logik realisiert. Geben Sie die Anzahl der Transistoren in der Schaltung an (mit kurzer Rechnung oder Begründung) und geben Sie die maximale Anzahl von Gattern an, die in der Schaltung zwischen Eingängen und Ausgang durchlaufen werden muss. 3

Summe: 22

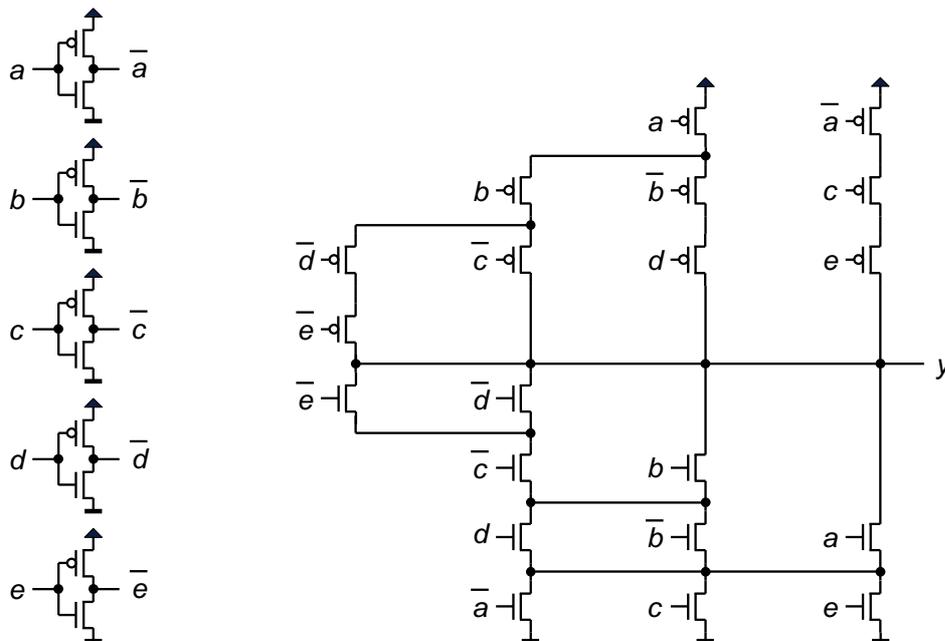


Abbildung 4

Aufgabe 5:

Abbildung 5 zeigt einen Transimpedanz-Verstärker. (Anstatt eine Eingangsspannung anzulegen, wird hier ein Eingangsstrom in den Eingang des Verstärkers eingepreßt. Die Ausgangsgröße ist weiterhin eine Spannung.)

Gegeben:

$L_{min} = 0.35 \mu\text{m}$ (minimale Kanallänge),

$k_n = 125 \mu\text{A} / \text{V}^2$, $k_p = 40 \mu\text{A} / \text{V}^2$.

$U_{th,n} = 650 \text{ mV}$, $U_{th,p} = 750 \text{ mV}$ (Beträge).

- a) T_1 und T_2 sollen jeweils mit 200 mV effektiver Gate-Source-Spannung betrieben werden. Geben Sie die resultierende Versorgungsspannung U_{DD} an (Formel und Wert). 2
- b) Berechnen sie nun die am Eingang anliegende Spannung U_{ein} und die Spannung U_{aus} für den Fall, dass der Eingangsstrom $I_{ein} = 0$ beträgt. 3
- c) Die Transkonduktanz von T_1 und T_2 soll jeweils 1 mA/V betragen. Berechnen Sie die nötigen Weiten W_1 und W_2 bei einer Länge $L = 1 \mu\text{m}$ für beide Transistoren. Berechnen Sie außerdem den Querstrom I_0 unter diesen Bedingungen. 6
- d) Geben sie näherungsweise die maximale und die minimale Ausgangsspannung $U_{aus,max}$ und $U_{aus,min}$ an unter der Bedingung, dass T_1 und T_2 in Sättigung betrieben werden. 2
Hinweis: Gehen Sie davon aus, dass sich bei geeigneter Dimension der Schaltung U_{ein} nur sehr geringfügig ändert
- e) Zeichnen Sie das Kleinsignal-Ersatzschaltbild der Schaltung. Zeichnen Sie alle Kleinsignale (i_{ein} , u_{ein} , i_{aus}) explizit ein. 3
- f) Berechnen Sie mit Hilfe des Kleinsignal-Ersatzschaltbildes die Übertragungsfunktion u_{aus}/i_{ein} . Geben Sie anschließend eine Näherungsformel für die Übertragungsfunktion an. Nähern Sie diese so weit wie möglich. 7

Hinweis: Sie können davon ausgehen, dass $g_m R \gg 1$ und dass $g_m \gg g_{DS}$.

Summe: 23

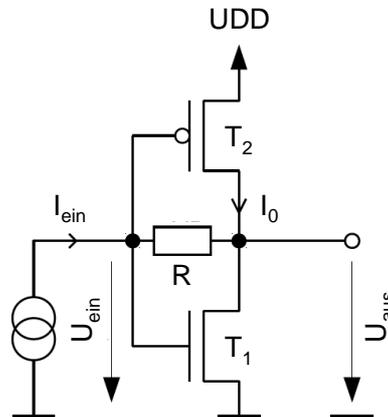


Abbildung 5