

# Gedächtnisprotokoll mündliche Prüfung System on Chip, SoSe 2019

July 22, 2019

## 1 Formula

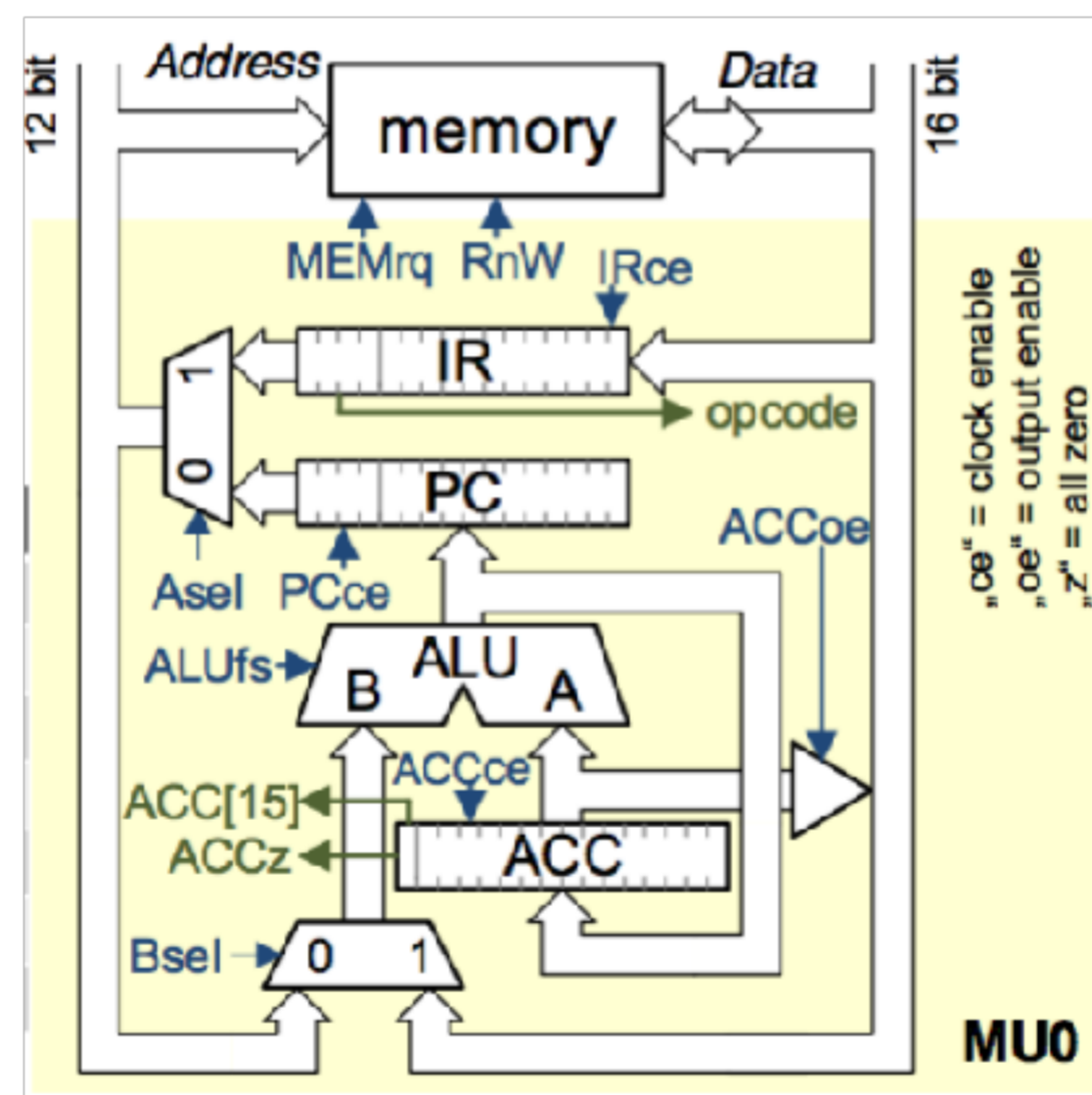
Erkläre folgende Formel

$$P = \alpha \cdot f_T \cdot C_L \cdot V_{dd}^2$$

Wie lässt sich  $P$  verkleinern? → Kleinere Clocking Frequenz, verkleinern der Kapazität, niedrigere Spannung, ...

## 2 Processor Architecture

Zeige den Subtract Befehl für die Adresse 0x123 am Schaubild



Ist diese Operation in der Form auch auf dem ARM möglich? → Pipelining, Load/Store Architektur, ...

### 3 Clock Domain Crossing

Erkläre, was CDC ist. Was kann dabei auftreten?

- Data loss
- Corrupted data
- Timing violations

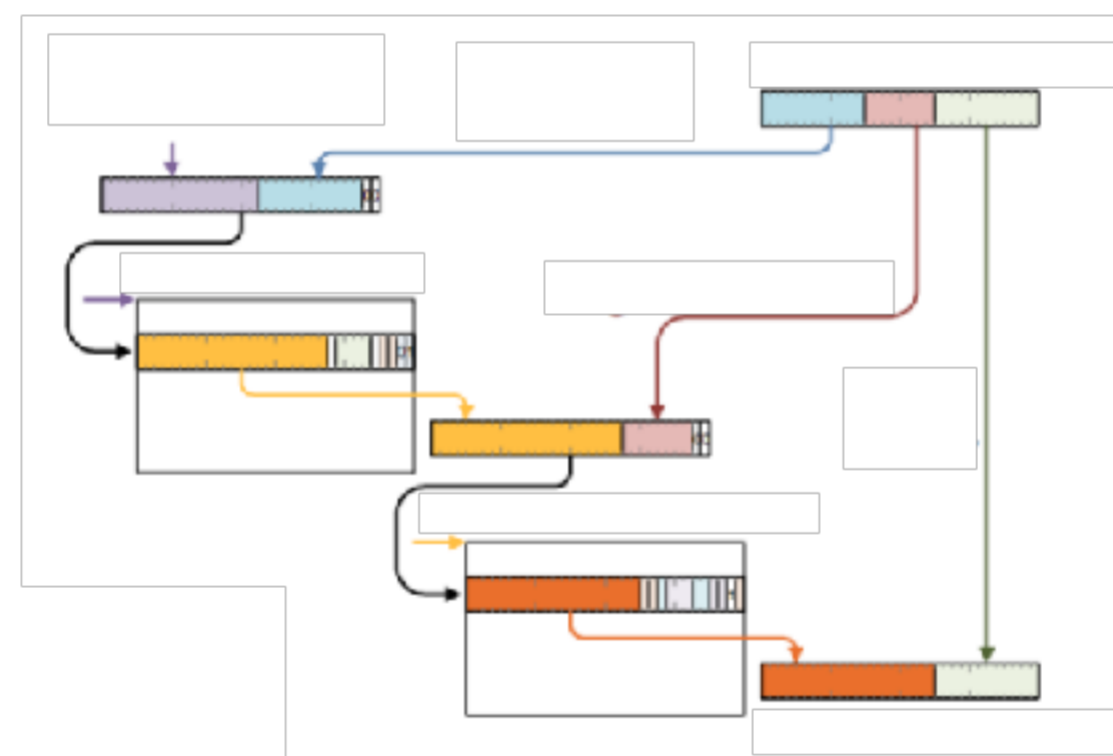
Welche Möglichkeiten gibt es Daten zu synchronisieren?

- Multi FlipFlop synchronization
- MUX Recirculation synchronization
- FIFO synchronization

Zeichne MUX oder FIFO sync auf und erkläre Besonderheiten.

### 4 Memory Management

Erkläre was auf folgendem Bild zu sehen ist



Was ist ein Translation look-aside-buffer?

Erkläre Unterschiede und Zusammenhänge zwischen memory map, Memory Management Unit und Memory Protection Unit

### 5 RAM

Was sind Besonderheiten einer DRAM Zelle, wie funktioniert sie?  
Aufzeichnen des DRAM Prinzips.

Was ist eine Registerzelle?

## 6 Design Approaches

General Design Methodologies sind Wasserfall- und Spiralmodell. Erklären und Unterschiede bzw. Vor/Nachteile aufzeigen.

Hardware Design Approaches sind *Platform Based Design Approach* und *Describe and Synthesize Design Approach*. Erklären und Vor/Nachteile aufzeigen.

## 7 On-Chip Interconnects

Nenne die in der Vorlesung benannten AMBA Busse.

Kategorisiere die Busse nach Performance und nenne weitere Eigenschaften.

Was ist hier zu sehen? Benenne die mit Fragezeichen markierte Leitung. (AHB read burst)

